

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Hajime KIMURA

Art Unit : Unknown

Serial No. : New Application

Examiner : Unknown

Filed : May 8, 2001

Title : CLOSE CONTACT TYPE SENSOR

Commissioner for Patents

Washington, D.C. 20231

JC986 U.S. PTO
09/1849975
05/08/01

#2
28 Sep 01
R.Tallent

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby confirms his claim of priority under 35 USC §119 from the following application(s):

Japan Application No. 2000-135239 filed May 8, 2000

A certified copy of each application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: May 8, 2001

William Hare
William D. Hare
Reg. No. 44,739

Fish & Richardson P.C.
601 Thirteenth Street, NW
Washington, DC 20005
Telephone: (202) 783-5070
Facsimile: (202) 783-2331

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

JC986 U.S. PTO
09/1849975
05/08/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application: 2000年 5月 8日

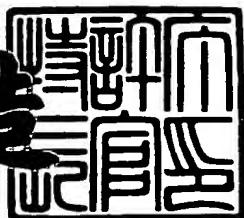
出願番号
Application Number: 特願2000-135239

出願人
Applicant(s): 株式会社半導体エネルギー研究所

2001年 4月 6日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3026054

【書類名】 特許願
【整理番号】 P004904
【提出日】 平成12年 5月 8日
【あて先】 特許庁長官 近藤 隆彦 殿
【発明者】
【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
【氏名】 木村 肇
【特許出願人】
【識別番号】 000153878
【氏名又は名称】 株式会社半導体エネルギー研究所
【代表者】 山崎 舜平
【手数料の表示】
【予納台帳番号】 002543
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 密着型センサ

【特許請求の範囲】

【請求項1】

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサ。

【請求項2】

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記センサ回路部と読み取り対象物との間に光ファイバプレートを有しており

前記光ファイバプレートの中の1本の光ファイバの断面の半分の面積よりも、前記複数の照明窓部のいずれか1つの面積の方が大きいことを特徴とする密着型センサ。

【請求項3】

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記密着型センサは、液晶ディスプレイとバックライトとを有しており、

前記バックライトの下に前記液晶ディスプレイが配置されており、

前記液晶ディスプレイの下に、前記センサ回路部と前記複数の照明窓部とが配置されており、

前記複数の照明窓部が前記液晶ディスプレイの開口部の内側に配置されることを特徴とする密着型センサ。

【請求項4】

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記密着型センサは、液晶ディスプレイとバックライトと光ファイバプレートとを有しており、

前記バックライトの下に前記液晶ディスプレイが配置されており、

前記液晶ディスプレイの下に、前記センサ回路部と前記複数の照明窓部とが配置されており、

前記センサ回路部と前記複数の照明窓部との下に、前記光ファイバプレートが配置されており、

前記複数の照明窓部が前記液晶ディスプレイの開口部の内側に配置されることを特徴とする密着型センサ。

【請求項5】

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記密着型センサは、液晶ディスプレイとバックライトとを有しており、

前記液晶ディスプレイは、1つの赤用画素と1つの緑用画素と1つの青用画素とで1つの単位画素が構成されており

前記バックライトの下に前記液晶ディスプレイが配置されており、

前記液晶ディスプレイの下に、前記センサ回路部と前記複数の照明窓部とが配置されており、

前記液晶ディスプレイの前記単位画素の大きさが、前記密着型センサの前記単位画素の大きさの整数倍もしくは整数分の1であることを特徴とする密着型センサ。

【請求項6】

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記密着型センサは、液晶ディスプレイとバックライトと光ファイバプレートとを有しており、

前記液晶ディスプレイは、1つの赤用画素と1つの緑用画素と1つの青用画素とで1つの単位画素が構成されており

前記バックライトの下に前記液晶ディスプレイが配置されており、

前記液晶ディスプレイの下に、前記センサ回路部と前記複数の照明窓部とが配置されており、

前記センサ回路部と前記複数の照明窓部との下に、前記光ファイバプレートが

配置されており、

前記液晶ディスプレイの前記単位画素の大きさが、前記密着型センサの前記単位画素の大きさの整数倍もしくは整数分の1であることを特徴とする密着型センサ。

【請求項7】

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記密着型センサは、液晶ディスプレイとバックライトとを有しており、

前記液晶ディスプレイは、1つの赤用画素と1つの緑用画素と1つの青用画素とで1つの単位画素が構成されており

前記バックライトの下に前記液晶ディスプレイが配置されており、

前記液晶ディスプレイの下に、前記センサ回路部と前記複数の照明窓部とが配置されており、

前記バックライトの光が、各サブフレーム期間ごとに、前記液晶ディスプレイの前記赤用画素、前記緑用画素、前記青用画素を順に透過することを特徴とする密着型センサ。

【請求項8】

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記密着型センサは、液晶ディスプレイとバックライトと光ファイバプレートとを有しており、

前記液晶ディスプレイは、1つの赤用画素と1つの緑用画素と1つの青用画素とで1つの単位画素が構成されており

前記バックライトの下に前記液晶ディスプレイが配置されており、

前記液晶ディスプレイの下に、前記センサ回路部と前記複数の照明窓部とが配置されており、

前記センサ回路部と前記複数の照明窓部との下に、前記光ファイバプレートが配置されており、

前記バックライトの光が、各サブフレーム期間ごとに、前記液晶ディスプレイ

の前記赤用画素、前記緑用画素、前記青用画素を順に透過することを特徴とする密着型センサ。

【請求項9】

請求項1乃至請求項8のいずれか1項に記載の前記密着型センサを用いることを特徴とするスキャナ。

【請求項10】

請求項1乃至請求項8のいずれか1項に記載の前記密着型センサを用いることを特徴とする携帯情報端末。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本願発明は、密着型センサに関する。より詳細には、ガラス基板上にTFTを用いて形成されるMOS型センサ装置に関する。

【0002】

【従来の技術】

近年、パソコン等の情報機器が広く普及し、様々な情報を電子情報としてパソコンなどに読み込みたいという要求が高くなっている。そのため、従来の銀塩カメラに代わるものとしてデジタルスチルカメラが、また、紙などに印刷されたものを読み取るための手段としてスキャナが、大きく注目されている。

【0003】

デジタルスチルカメラでは、イメージセンサ部の画素が2次元に配列されたエリアセンサが用いられている。スキャナやコピー機などでは、イメージセンサ部の画素が1次元に配列されたラインセンサが用いられている。

【0004】

スキャナは、一般的に、読み取り方式によって、大きく3つに分類することが出来る。すなわち、(1)シートフィード型、(2)フラットベッド型、(3)ペン型(ハンディ型)、の3つに大まかに分類できる。(1)シートフィード型は、スキャナのイメージセンサ部を固定し、原稿を紙送りで移動させて読み取る方式である。(2)フラットベッド型は、原稿をガラスの上に固定し、ガラスの

下でイメージセンサ部を移動させて読み取る方式である。（3）ペン型は、イメージセンサ部を原稿の上で操作者が移動させて読み取る方式である。このように、スキャナでは、ラインセンサを用いることが多い。

【0005】

以上の3つのスキャナのタイプでは、用いる光学系もほぼ決まっている。（2）フラットベッド型のスキャナでは、精密に画像を読みとるため、縮小型光学系を採用する事が多い。縮小型光学系で用いるレンズは、焦点距離が長いため、読み取り対象物とイメージセンサ部の距離が長くなり、装置が大型化してしまう。

【0006】

（1）シートフィード型や（3）ペン型（ハンディ型）では、装置を小型化する必要がある。そのため、光学系も、それに見合ったものを採用されている。つまり、密着型光学系を採用することが多い。密着型光学系では、イメージセンサと読み取り対象物の間に、ロッドレンズアレイを配置する。ロッドレンズアレイは、分布屈折率型の棒状のレンズをたくさん束ねたものである。ロッドレンズアレイは、1対1で結像し、読み取り対象物とイメージセンサ部の距離は、縮小型光学系よりも短い。

【0007】

読み取り対象物とイメージセンサ部の距離をさらに短くし、機器のさらなる小型化をねらった光学系としては、完全密着型がある。これは、読み取り対象物とイメージセンサ部の間にレンズを配置することなく、密着させて読みとる光学系である。読み取り対象物とイメージセンサ部の間には、保護膜や薄い保護ガラス、光ファイバプレートなどが配置される。光ファイバプレートは、光ファイバをたくさん束ねて、プレート状にスライスしたものである。

【0008】

日経エレクトロニクス：1989.4.3（no.470）：p159（ファクシミリに浸透する密着イメージセンサ、使いやすさを武器に縮小型を駆逐するか）には、上記の光学系の分類が紹介されている。日経エレクトロニクス：1989.11.13（no.486）：p122（ファクシミリの密着センサ向けにプラスチック製レンズアレイ量産）には、分布屈折率型レンズを用いたロッドレンズアレイについて、紹介されている。日経

エレクトロニクス：1990.2.19（no.493）：p112（完全密着型のCdS-CdSeイメージセンサを開発）には、完全密着型の例が紹介されている。日経エレクトロニクス：1992.9.14（no.563）：p80（マルチチップ方式の完全密着型イメージセンサを開発）には、光ファイバプレートを用いた完全密着型の例が紹介されている。

【0009】

イメージセンサ素子としては、CCD型や単結晶CMOS型のセンサが多く使用されている。これらの素子を用いて、密着型光学系を採用したときの断面図を、図2に示す。CCD型(CMOS型)のイメージセンサ10001の上には、ロッドレンズアレイなどの光学系10002が配置されている。これは、原稿上の画像がイメージセンサ10001上に映し出されるようにするために用いられる。像の関係は、等倍系である。光源10003は、読み取り対象物10004に光を照射できるような位置に配置されている。用いられる光源の種類は、LEDや蛍光灯などが用いられる。そして、最上部にガラス10005が配置されている。読み取り対象物10004はガラス10005の上に配置する。動作については以下の通りである。まず、光源10003を出た光は、ガラス10005を通って原稿に入射する。そしてその光は読み取り対象物10004で反射され、ガラス10005を通って、光学系10002に入射する。光学系10002に入射した光は、イメージセンサ10001に入射し、そこで光電変換される。そして、電気に変換された信号は、外に読み出される。イメージセンサで一列分の信号を読み取った後、スキヤナ10006を移動し、再び同様の動作を繰り返す。

【0010】

別のイメージセンサ素子を用いたものとしては、ガラス上にa-Siやp-Siなどを使って、TFTやフォトダイオードなどを作成したセンサがある。これらの素子を用いて、完全密着型光学系を採用したときのラインセンサの断面図を、図3に示す。完全密着型では、読み取り対象物304に効率よく光を照射する必要がある。よって、基板自体が透明である方がよい。そのため、完全密着型では、光を通さない単結晶基板ではなく、透明なガラスを用いることが多い。図3では、ガラス305に、受光部306が形成されていて、受光部306近辺には、光を通すための照明窓307が形成されている。光源303から出た光は、ガラス305の裏面から入射し、照明窓307を通り、光学系302を通り、読み取り対象物304に入射する。読み取り対

象物304に入射した光は、反射され、再び光学系302を通り、受光部306に入射する。照明窓307以外の部分には、ガラス305の裏面から入射する光の影響を受けないようにするために、ガラス305と受光部306の間に遮光膜が形成されていることが多い。

【0011】

図4には、ガラス上に作成されたセンサの画素の上から見た図を示す。図4(A)では、1画素分の受光部306の中心に、1個の照明窓307が配置されている。図4(B)では、1画素分の受光部306の隣に、1個の照明窓307が配置されている。これらは、日経エレクトロニクス：1989.4.3(no.470)：p159（ファクシミリに浸透する密着イメージセンサ、使いやすさを武器に縮小型を駆逐するか）にも掲載されている。このように、従来は、1個の画素には、照明窓は1個だけ配置されていた。

【0012】

図5には、1個分の画素の簡単な構成図を示す。図5(A)では、照明窓307が1個あり、その隣には、光電変換を行う受光部306がある。その下には、画素を選択したり、受光部306をリセットしたり、受光部306で生じた信号を増幅したりするため、スイッチ用トランジスタ、リセット用トランジスタ、増幅用トランジスタなどの回路部502が配置されている。受光部306と回路部502を合わせて、センサ回路部と呼ぶことにする。つまり、1つの画素501は、センサ回路部と照明窓部307により構成されており、画素501が複数配置されて、ラインセンサやエリアセンサが構成される。

【0013】

図5(B)は、図5(A)と基本的には同じであるが、受光部306と回路部502が重なって配置されている場合での構成図である。照明窓307は、光を通す必要があるため、透明であることが必要である。よって、照明窓307と回路部502が重なって配置されることはない。一方、受光部306や回路部502は、その様な制約がないため、重ねて配置することが出来る。

【0014】

これまで、ラインセンサを用いた場合について述べてきた。しかしながら、

ラインセンサで2次元の読み取り対象物を読みとる場合、センサ、あるいは、読み取り対象物を動かす必要がある。そのため、装置が大きくなったり、読み取り速度が遅くなったり、機械的強度が弱くなったりしてしまう。そこで、画素を2次元に配列した密着型のエリアセンサも研究されている。読み取り対象物に光を当てるために、基板は光を通す必要があるため、透明なもの、例えば、ガラスであることが必要になる。エリアセンサでは、画素が2次元に配列されているため、読み取り時に動かす必要がない。このような密着型エリアセンサは、テレビジョン学会技術報告：1993.3.4：p25：アモルファスシリコン2次元イメージセンサとその応用、Jpn.J.Appli.Phys.Vol.32(1993) pp458-461：Two-Dimensional Contact-Type Image Sensor Using Amorphous Silicon Photo-Transistor、などに発表されている。

【0015】

また、特開平09-219823にも、密着型エリアセンサについて述べられており、1画素分の図、つまり、受光部の横に照明窓が1個配置された図が掲載されている。このように、密着型エリアセンサでも、1個の画素には、照明窓は1個だけ配置されていた。

【0016】

次に、読み取り対象物をカラーで読みとる場合について述べる。カラーの画像を読み込みたい場合は、特別な手法を用いる必要がある。そのカラー化の手法としては、大きく分けて、（a）光源切り替え方式、（b）フィルタ切り替え方式、（c）カラーイメージセンサを使う方式、の3つがある。（a）光源切り替え方式は、3色の光源（蛍光灯、LEDなど）を順次点滅し、モノクロイメージセンサで原稿の画像情報を順次読み取り、赤、緑、青の信号出力を得る、というものである。（b）フィルタ切り替え方式では、白色光源とモノクロイメージセンサの間に赤、緑、青のカラーフィルタを設けている。そして、フィルタを切り替えて順次読み取り、赤、緑、青の信号出力を得る、というものである。（c）カラーイメージセンサ方式は3ラインのイメージセンサとカラーフィルタを1パッケージに組み込んだカラーイメージセンサで、色分解と読み取りを同時に行うというものである。

【0017】

次に、光電変換などを行うセンサ部について、述べる。通常は、PN型のフォトダイオードを用いて、光を電気に変換する。その他に、PIN型のダイオード、アバランシェ型ダイオード、npn埋め込み型ダイオード、ショットキー型ダイオード、フォトトランジスタなどがある。その他には、X線用にフォトコンダクタや、赤外線用のセンサなどもある。これについては、固体撮像素子の基礎－電子の目のしくみ：安藤隆男、菰淵寛仁著：日本理工出版界、に述べられている。

【0018】

【発明が解決しようとする課題】

従来の照明窓307は、1画素につき、1個配置されていた。そのため、光利用効率が高くななく、その結果、信号も弱かった。また、照明窓307以外の部分にも光が照射されているため、光利用効率が高くななく、より多くの消費電力を必要としていた。また、光源によっては、照明窓307の全体に光が照射されず、そのため、光利用効率が高くななく、より多くの消費電力を必要としていた。

【0019】

ここで、光利用効率について述べるために、まず、ランベルトの余弦則について述べる。ランベルトの余弦則は、拡散面での光の反射特性について述べたものである。ランベルトの余弦則に従う拡散面を完全拡散面、その拡散光を完全拡散光と呼ぶ。通常の紙は、完全拡散面に近く、近似的に完全拡散面であるとして問題ない。

【0020】

図6に示すように、任意の方向から、入射光601が反射面603に入射したとする。すると、反射面603が完全拡散面であるなら、入射した光は、あらゆる方向に拡散して反射される。その時の反射光602の強度について述べる。まず、反射面603に対して垂直の方向、つまり、法線あるいは垂線の方向に反射される光の強度を I_0 とする。そして、反射面603の放線と反射光とのなす角を反射角とする。反射角が θ である反射光の光強度 $I(\theta)$ は、 $I(\theta)=I_0*\cos\theta$ となる。これは、入射光が入射する角度には依存しない。このように、反射光の光強度が反射角の余弦を乗じたものになることを、ランベルトの余弦則という。

【0021】

なお、ここで述べた光強度とは、光のエネルギーの強さのことであり、すなわち、光度、あるいは光束のことである。輝度として考えると、完全拡散の場合、反射面603を見る角度によって、輝度が変わらない、ということになる。

【0022】

このように、完全拡散面では、入射光の入射角に関わらず、反射光は、あらゆる方向に反射されるが、面の法線（垂線）方向の反射光が、最も強い光強度を持つ。そして、反射角が大きくなるにしたがって、反射光強度は弱くなる。通常の紙は、精度のよい近似として、完全拡散面であると考えて良い。

【0023】

以上のようなランベルトの余弦則を踏まえた上で、1画素につき、1個の照明窓が配置されている場合の光利用効率について考える。ここでは、簡単のため、光学系が配置されない場合について考える。光学系が配置されていても、同様に考えることが出来る。

【0024】

図7に示すように、完全拡散面である読み取り対象物304の上に、受光部306と照明窓307がガラス305に形成されている1個分の画素があるとする。照明光は、上から照射されるものとする。照明光は、照明窓307部分を透過し、読み取り対象物304に到達する。

【0025】

まず、受光部306の近傍の照明窓307から光が入射した場合、読み取り対象物304での反射光は、受光部306に入射しやすい。また、読み取り対象物304での反射光の反射角は小さいため、ランベルトの余弦則から分かるように、光強度が強い。つまり、読み取り対象物304で反射された光の多くが、受光部306に入射するため、光利用効率は高い。

【0026】

一方、受光部306の遠傍の照明窓307から光が入射した場合、読み取り対象物304での反射光は、ほとんど受光部に入らず、再び照明窓307の方へ行ってしまう。つまり、無駄になる。受光部に入る光は、大きい反射角の光だけである。しかし

、大きい反射角の光は、ランベルトの余弦則から分かるように、光強度が小さい。よって、光の多くは、受光部306には入射せず、光利用効率は低い。

【0027】

次に、受光部306の受光率の位置依存性について考える。

まず、照明窓307の近傍の受光部306では、読み取り対象物304での反射光が入射しやすい。かつ、反射角が小さいので、光強度も高い。つまり、照明窓307の近傍の受光部306は、受光率が高い。

【0028】

一方、照明窓307の遠傍の受光部306では、読み取り対象物304での反射光が入射しにくい。また、反射光が受光部306に入射したとしても、反射角が大きいので、ランベルトの余弦則から分かるように、光強度も低い。つまり、照明窓307の遠傍の受光部306は、受光率が低い。

【0029】

以上ことをまとめると次のようになる。つまり、大きい受光部306と大きい照明窓307を1つづつ配置しても、実際に有効に利用されるのは、受光部306と照明窓307の境界付近のみである。よって、照明窓307から遠い場所に受光部306を配置しても無駄である。また、受光部306から遠い場所に照明窓307を配置しても、有効活用されない。つまり、大きい受光部306と大きい照明窓307を1個づつ配置すると、光利用効率が非常に悪い。受光部306に、あまり読み取り対象物304からの反射光が入射しないとすると、受光部306での信号も弱くなってしまう。その結果、センサの感度などの特性が悪くなってしまう。

【0030】

次に、光源303から出た光が、ガラス305の裏面から入射し、照明窓307を透過する部分について考える。光源303から出る光が、全面に照射される場合、照明窓307以外の部分にも光が照射されてしまう。その場合の光利用効率について考える。

【0031】

図7に示すように、光は、読み取り対象物304の反対側から、照明窓307に照射される。そして、照射された光は、照明窓307を透過して、読み取り対象物304に

照射される。その光は、読み取り対象物304で反射され、受光部306へ入射する。以上の過程において、読み取り対象物304の反対側から、照明窓307の方に、光が全面に照射される場合、受光部306やその他の回路部などのセンサ回路部にも、光は照射される（通常、照明窓307以外の部分、例えば、受光部306や回路部には、ガラス305との間に遮光膜が形成されており、読み取り対象物304で反射された光のみが、受光部306に入るようになっている）。しかし、実際に利用されるのは、照明窓307に照射される光だけである。つまり、センサ回路部に照射される光は、全く無駄になる。その結果、光利用効率が低くなってしまう。よって、より強い光を読み取り対象物304に照射するために、消費電力の増加を招いてしまう。

【0032】

また、光源303から出る光が、面の一部にしか照射されない場合、その領域と照明窓307の位置がずれていると、照明窓307に光が入射しない領域が出てきてしまう。つまり、照明窓307を透過して、読み取り対象物304に照射される光の量が少なくなってしまう。その結果、光利用効率が低くなってしまう。よって、より強い光を読み取り対象物304に照射するために、消費電力の増加を招いてしまう。

【0033】

本願発明は、上記従来技術の問題点を解決することを目的とする。より特定すれば、本願発明は、より光利用効率の高い密着型センサを提供することを課題とする。

【0034】

【課題を解決するための手段】

まず、1つの画素に、照明窓を複数設ける。照明窓において、光が有効に利用される領域は、受光部の近傍の照明窓のみである。また、受光部において、光が入射しやすい領域も、照明窓の近傍の受光部のみである。つまり、有効に利用されるのは、受光部と照明窓の境界付近部分の領域だけである。

【0035】

1つの画素において、照明窓の1つ当たりの大きさを小さくして、多数の照明

窓を設けることによって、受光部と照明窓の境界付近部分の領域を増やすことができる。また、受光部から遠い照明窓の領域や、照明窓から遠い受光部の領域が少なくなる。そのため、光の利用効率が向上する。その結果、センサの画素からの出力信号が大きくなる。よって、センサの読み取り画質が向上する。また、光利用効率が高いため、光源の消費電力を低減できる。

【0036】

次に、読み取り対象物の反対側から、照明窓に光が照射される場合、出来るだけ照明窓部のみに光を照射し、センサ回路部には光を照射しないようにする。あるいは、光が照射される領域に照明窓部が配置されるようにする。その結果、読み取り対象物に到達しない光、つまり、無駄な光が減り、光の利用効率が向上する。また、光利用効率が高いため、光源の消費電力を低減できる。

【0037】

なお、読み取り対象物の反対側から照明窓に光が照射される場合、出来るだけ照明窓部に光を照射することや、光が照射される領域に照明窓部が配置されるようにすることや、1つの画素に照明窓を複数設けることは、必ずしも、同時に行う必要はない。それぞれ、個別に行ってもよいし、同時に行ってもよい。

【0038】

以下に、本願発明の構成を示す。

本願発明は上記構成によって、

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサが提供される。

【0039】

本願発明は上記構成によって、

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記センサ回路部と読み取り対象物との間に光ファイバプレートを有しており、

前記光ファイバプレートの中の1本の光ファイバの断面の半分の面積よりも、前記複数の照明窓部のいずれか1つの面積の方が大きいことを特徴とする密着型

センサが提供される。

【0040】

本願発明は上記構成によって、

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記密着型センサは、液晶ディスプレイとバックライトとを有しており、

前記バックライトの下に前記液晶ディスプレイが配置されており、

前記液晶ディスプレイの下に、前記センサ回路部と前記複数の照明窓部とが配置されており、

前記複数の照明窓部が前記液晶ディスプレイの開口部の内側に配置されることを特徴とする密着型センサが提供される。

【0041】

本願発明は上記構成によって、

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記密着型センサは、液晶ディスプレイとバックライトと光ファイバプレートとを有しており、

前記バックライトの下に前記液晶ディスプレイが配置されており、

前記液晶ディスプレイの下に、前記センサ回路部と前記複数の照明窓部とが配置されており、

前記センサ回路部と前記複数の照明窓部との下に、前記光ファイバプレートが配置されており、

前記複数の照明窓部が前記液晶ディスプレイの開口部の内側に配置されることを特徴とする密着型センサが提供される。

【0042】

本願発明は上記構成によって、

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記密着型センサは、液晶ディスプレイとバックライトとを有しており、

前記液晶ディスプレイは、1つの赤用画素と1つの緑用画素と1つの青用画素とで1つの単位画素が構成されており

前記バックライトの下に前記液晶ディスプレイが配置されており、

前記液晶ディスプレイの下に、前記センサ回路部と前記複数の照明窓部とが配置されており、

前記液晶ディスプレイの前記単位画素の大きさが、前記密着型センサの前記単位画素の大きさの整数倍もしくは整数分の1であることを特徴とする密着型センサが提供される。

【0043】

本願発明は上記構成によって、

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記密着型センサは、液晶ディスプレイとバックライトと光ファイバプレートとを有しており、

前記液晶ディスプレイは、1つの赤用画素と1つの緑用画素と1つの青用画素とで1つの単位画素が構成されており

前記バックライトの下に前記液晶ディスプレイが配置されており、

前記液晶ディスプレイの下に、前記センサ回路部と前記複数の照明窓部とが配置されており、

前記センサ回路部と前記複数の照明窓部との下に、前記光ファイバプレートが配置されており、

前記液晶ディスプレイの前記単位画素の大きさが、前記密着型センサの前記単位画素の大きさの整数倍もしくは整数分の1であることを特徴とする密着型センサが提供される。

【0044】

本願発明は上記構成によって、

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記密着型センサは、液晶ディスプレイとバックライトとを有しており、

前記液晶ディスプレイは、1つの赤用画素と1つの緑用画素と1つの青用画素とで1つの単位画素が構成されており

前記バックライトの下に前記液晶ディスプレイが配置されており、

前記液晶ディスプレイの下に、前記センサ回路部と前記複数の照明窓部とが配置されており、

前記バックライトの光が、各サブフレーム期間ごとに、前記液晶ディスプレイの前記赤用画素、前記緑用画素、前記青用画素を順に透過することを特徴とする密着型センサが提供される。

【0045】

本願発明は上記構成によって、

センサ回路部と複数の照明窓部とからなる単位画素が複数配置された密着型センサであって、

前記密着型センサは、液晶ディスプレイとバックライトと光ファイバプレートとを有しており、

前記液晶ディスプレイは、1つの赤用画素と1つの緑用画素と1つの青用画素とで1つの単位画素が構成されており

前記バックライトの下に前記液晶ディスプレイが配置されており、

前記液晶ディスプレイの下に、前記センサ回路部と前記複数の照明窓部とが配置されており、

前記センサ回路部と前記複数の照明窓部との下に、前記光ファイバプレートが配置されており、

前記バックライトの光が、各サブフレーム期間ごとに、前記液晶ディスプレイの前記赤用画素、前記緑用画素、前記青用画素を順に透過することを特徴とする密着型センサが提供される。

【0046】

【発明の実施の形態】

[実施の形態1]

図8に、1つの画素に、複数個の照明窓807がある場合の上から見た図を示す。図9に、断面線801での図8の断面図を示す。照明窓807の数は、複数なら、いくつ

でもよい。ガラス805には、受光部806や回路部、照明窓807が形成されている。照明窓807は、光を透過させるため、透明になっている。受光部806には、読み取り対象物804の反対側から光が当たっても影響が無いように、受光部806とガラス805の間に遮光膜が形成されていることが多い。また、受光部806と回路部が重なって配置されることもある。

【0047】

なお、図9では、簡単のため、ガラス805の上には、受光部806と照明窓807しか記載していないが、実際には、回路部や遮光膜などが形成されていてもよい。

【0048】

なお、図9では、簡単のため、受光部806と読み取り対象物804の間には、何も記載していないが、実際には、光学系、保護膜、ガラスなどが配置されていても良い。光学系として、光ファイバプレートを用いたり、ロッドレンズアレイを用いてもよい。

【0049】

また、図9では、光は、受光部などが形成されていないガラス面から照射されている。が、ガラス805をひっくり返して、受光部806、受光部が形成されているガラス805、読み取り対象物804のような配置にしてもよい。

【0050】

このように、照明窓807を1つの画素に複数配置することにより、受光部と照明窓の境界付近部分の領域を多くすることが出来る。その結果、光を有効に利用する事が出来る。よって、センサの画素からの出力信号が大きくなり、センサの読み取り画質が向上する。また、光利用効率が高いため、光源の消費電力を低減できる。

【0051】

[実施の形態2]

図1に、液晶ディスプレイとバックライトをセンサ用の光源として用いた場合の、密着型センサの断面図を示す。一番上にバックライト101があり、その下に液晶ディスプレイ103があり、その下に受光部806や照明窓807があり、その下に読み取り対象物804がある。

【0052】

ガラス805には、受光部806や回路部、照明窓807が形成されている。照明窓807は、光を透過させるため、透明になっている。受光部806には、読み取り対象物804の反対側から光が当たっても影響が無いように、受光部806とガラス805の間に遮光膜が形成されていることが多い。また、受光部806と回路部が重なって配置されることもある。

【0053】

なお、図1では、簡単のため、ガラス805の上には、受光部806と照明窓807しか記載していないが、実際には、回路部や遮光膜などが形成されていてもよい。

【0054】

なお、図1では、簡単のため、受光部806と読み取り対象物804の間には、何も記載していないが、実際には、光学系、保護膜、ガラスなどが配置されていても良い。光学系として、光ファイバプレートを用いたり、ロッドレンズアレイを用いてもよい。

【0055】

また、図1では、光は、受光部などが形成されていないガラス面から照射されている。が、ガラス805をひっくり返して、受光部806、受光部が形成されているガラス805、読み取り対象物804のような配置にしてもよい。

【0056】

動作は次のようになる。まず、バックライトから、光102が液晶ディスプレイ103の方へ照射される。液晶ディスプレイ103には、光102を透過させることが出来る領域、すなわち、開口部105が存在する。開口部105以外の領域では、光102は透過することが出来ない。液晶ディスプレイ103の開口部105を透過した光104は、受光部806や照明窓807の方へ照射される。つまり、受光部806や照明窓807の方へは、全面にわたって光が照射されるわけではなく、開口部105を透過した光104のみが受光部806や照明窓807の方へ照射される。

【0057】

一方、受光部806の方では、読み取り対象物804に照射された光の反射光を受光部806で読み取る。読み取り対象物804に光を照射させるために、照明窓807を設

けている。つまり、照明窓807の部分に照射された光のみが、照明窓を透過する光106となる。照明窓807以外の場所に液晶ディスプレイ103から光が照射されても、その光は無駄になる。

【0058】

そこで、光を有効に利用するため、開口部105と照明窓807に関して、両者の位置や大きさや形などを合わせる。つまり、照明窓807に開口部105の一部が完全に重なるようにして、液晶ディスプレイを透過する光104の多くが、照明窓を透過する光106となるようにする。その結果、光利用効率が向上する。

【0059】

もし、開口部105と照明窓807に関して、位置や大きさや形などがずれていると、図10に示すように、照明窓807の部分に照射された光の多くが無駄になり、照明窓106を透過する光106が少なくなってしまう。

【0060】

なお、実施の形態1と実施の形態2とは、自由に組み合わせることが可能である。

【0061】

【実施例】

[実施例1]

次に、1画素に複数の照明窓を設けた場合の実施例について述べる。図11に、1画素の回路図を示す。図11では、アクティブ型のセンサであり、光電変換素子として、フォトダイオード1104を用いている。フォトダイオード1104のPチャネル側端子は電源基準線1112に接続され、Nチャネル側端子1113は、増幅用トランジスタ1106のゲート端子と接続されている。増幅用トランジスタ1106のドレイン端子とソース端子は、電源線1109とスイッチ用トランジスタ1101のドレイン端子に接続されている。スイッチ用トランジスタ1101のゲート端子には、ゲート信号線1102が接続され、ソース端子には、信号出力線1103が接続されている。リセット用トランジスタ1107のゲート端子は、リセット信号線1105に接続されている。リセット用トランジスタ1107のソース端子とドレイン端子は、電源線1109と増幅用トランジスタ1106のゲート端子に接続されている。

【0062】

なお、光電変換などを行うセンサ部については、通常のPN型のフォトダイオードの他に、PIN型のダイオード、アバランシェ型ダイオード、npn埋め込み型ダイオード、ショットキー型ダイオード、フォトトランジスタ、X線用のフォトコンダクタ、赤外線用のセンサなどを用いることも出来る。また、蛍光材やシンチレータにより、X線を光に変換した後、その光を読みとってもよい。

【0063】

なお、図11では、信号増幅素子が搭載されているアクティブ型センサであるが、信号増幅素子が搭載されていないパッシブ型センサを用いることも出来る。

【0064】

図11の回路図を実現したレイアウト図を、図12に示し、図13に断面線1204での断面図を示す。図12(A)は、Nチャネル側端子1113以前のレイアウト図であり、図12(B)は、Nチャネル側端子1113以降のレイアウト図である。

【0065】

ゲート信号線1102、リセット信号線1105、各トランジスタのゲート電極などは、第一配線を用いて形成されている。信号出力線1103、電源線1109、トランジスタ間を接続する配線などは、第二配線を用いて形成されている。Nチャネル側端子1113は、第三配線を用いて形成されている。

【0066】

Nチャネル側端子1113は、透明でない材質であるので、図12から分かるように、Nチャネル側端子1113や他の配線が覆っていない部分が、照明窓1201となる。Nチャネル側端子1113の配線が覆っている部分は、受光部となる。回路部は、Nチャネル側端子1113の配線が覆っている部分に重なるように、配置されている。図13から分かるように、ガラス1301の裏面から照明光が入射し、照明窓1201を透過して、読み取り対象物の方へ照射される。読み取り対象物で反射された光が、フォトダイオード1104へ入射する。Nチャネル側端子1113と電源基準線1112で挟まれたフォトダイオード1104が形成されている部分が、受光部1302となる。

【0067】

図12、図13のように、1つの画素につき、照明窓1201が複数配置されているた

め、受光部1302と照明窓1201の境界付近の領域が多くなり、光利用効率が向上する。

【0068】

なお、図13では、簡単のため、フォトダイオード1104と読み取り対象物の間に何も記載していないが、実際には、光学系、保護膜、ガラスなどが配置されても良い。光学系として、光ファイバプレートを用いたり、ロッドレンズアレイを用いてもよい。

【0069】

また、図13では、光は、受光部などの回路が形成されていないガラス面から照射されている。が、ガラス1301をひっくり返して、回路が形成されている面から光を照射してもよい。その時の配置は、受光部等の回路（Nチャネル側端子1113、フォトダイオード1104、電源基準線1112、第2コンタクト1203、電源線1109、第一コンタクト1202、リセット用トランジスタ1107となり、次にガラス1301という構成になる）、ガラス1301、読み取り対象物のような配置にしてもよい。

【0070】

[実施例2]

次に、受光部と読み取り対象物の間に、光学系として、光ファイバプレートを配置した場合の実施例について述べる。

【0071】

まず、光ファイバプレート、及びその拡大図、及び、1本分の光ファイバの断面図を図14に示す。光ファイバプレート1401は、光ファイバをたくさん束ねて、プレート状にスライスしたものである。1本の光ファイバは、コア1402とクラッド1403から構成されている。中心にコア1402があり、屈折率が高くなっている。コア1402の回りは、クラッド1403で覆われており、屈折率は、コア1402のそれよりも、低くなっている。その結果、光ファイバの断面から入射した光は、コア1402の中を全反射しながら伝搬していく。クラッド1403の回りには、よけいな光を吸収するため、吸収層1404が設けられている場合が多い。

【0072】

光ファイバプレート1401自体には、光を結像される能力はない。あくまで、各

々1本づつの光ファイバのコア1402の中を伝搬していくだけである。1本の光ファイバの断面に光が入射する場合、入射角が大きい光は、コア1402の中を全反射していくことができないため、吸収層1404に吸収されてしまう。つまり、1本の光ファイバのコア1402に、小さい入射角で入った光は、そのまま伝搬し、それ以外の光、例えば、大きい入射角でコア1402に入った光やクラッド1403に入った光は伝搬しない。その結果、光ファイバプレート1401が受光部と読み取り対象物の間に配置してあると、センサの読み取り画像がぼけることを防ぐことが出来るようになる。

【0073】

図15に、受光部806と読み取り対象物804の間に、光ファイバプレート1401を配置した場合の断面図を示す。ガラス805には、受光部806や回路部、照明窓807が形成されている。照明窓807は、光を透過させるため、透明になっている。受光部806には、読み取り対象物804の反対側から光が当たっても影響が無いように、受光部806とガラス805の間に遮光膜が形成されていることが多い。また、受光部806と回路部が重なって配置されることもある。

【0074】

なお、図15では、簡単のため、ガラス805の上には、受光部806と照明窓807しか記載していないが、実際には、回路部や遮光膜などが形成されていてもよい。

【0075】

なお、図15では、簡単のため、受光部806と読み取り対象物804の間には、光ファイバプレートしか記載していないが、実際には、他の光学系、保護膜、ガラスなどが配置されていても良い。

【0076】

また、図15では、光は、受光部などが形成されていないガラス面から照射されている。が、ガラス805をひっくり返して、受光部806、受光部が形成されているガラス805、読み取り対象物804のような配置にしてもよい。

【0077】

光ファイバは、コア1402に小さい入射角で入射した光は、適切に伝搬させることが出来る。しかし、それ以外の光は、伝搬させることが難しい。図15では、コ

ア1402の大きさ（直径）が、照明窓の大きさよりも大きくなっている。このような場合、ある照明窓では、コア1402に光を入射させることが出来るが、別の照明窓では、コア1402に入射させることが出来る光が少なくなってくる。その結果、同じ大きさの照明窓807であっても、そこから読み取り対象物804へ透過出来る光強度は、異なってくる。そうなると、照明窓807とコア1402の位置関係により、読み取り対象物804へ照射する光強度が異なってくる。つまり、画素によって、読み取り対象物804へ照射する光強度が異なってくる。

【0078】

以上のことから考えると、照明窓807の大きさは、コア1402の大きさ（直径）よりも大きくしておく必要がある。現実的には、コア1402とクラッド1403の大きさも考慮し、1画素に照明窓807が複数あることを考慮すると、照明窓807の面積は、光ファイバプレート1401の一本分の光ファイバの断面の面積の半分以上の大さであれば、実際上は問題ない。照明窓807の面積の上限は、画素サイズよりも大きくすることが出来ないため、自動的に制限される。

【0079】

なお、実施例2は、実施例1と自由に組み合わせてもよい。

【0080】

[実施例3]

次に、照明用光源として、液晶ディスプレイ（バックライトやフロントライトを含む）を用いた場合について述べる。液晶ディスプレイを光源とする場合、実施の形態2で述べたように、液晶ディスプレイの開口部と照明窓の位置を合わせる方がよい。

【0081】

図16に、照明用光源として、液晶ディスプレイを用いた場合の斜視図を示す。まず、一番上に、光源として液晶ディスプレイ1601が配置されている（ただし、バックライトやフロントライトは、図示を省略する）。その下には、受光部などが形成されているガラス1603が配置されている。受光部などが形成されているガラス1603の下には、読み取り対象物1605が配置されている。液晶ディスプレイ1601から出た光は、受光部などが形成されているガラス1603の方へ照射され

る。そして、受光部などが形成されているガラス1603に形成されている照明窓を透過して、読み取り対象物1605へ照射される。そして、読み取り対象物1605で反射された光は、受光部などが形成されているガラス1603に形成されている受光部に入り、信号として読み取られる。

【0082】

ここで、液晶ディスプレイ1601は、STN型液晶ディスプレイでも、TFT型液晶ディスプレイでも、何でもよい。また、液晶材料も、TN液晶、STN液晶、IPSモード用液晶、強誘電液晶、などなんでもよい。また、液晶ディスプレイ1601から光が照射されるのであれば、透過型でも、なんでもよい。

【0083】

なお、液晶ディスプレイ1601は、バックライト、フロントライトの他に、偏光板、位相差板、カラーフィルタなどを構成として含んでいてもよい。

【0084】

なお、図16では、簡単のため、受光部などが形成されているガラス1603と読み取り対象物1605の間には、何も記載していないが、実際には、光学系、保護膜、ガラスなどが配置されていても良い。光学系として、光ファイバプレートを用いたり、ロッドレンズアレイを用いてもよい。

【0085】

ここで、液晶ディスプレイの単位画素1602と受光部と照明窓によって構成される単位画素1604の位置関係について述べる。その拡大図を図17に示す。図17では、液晶ディスプレイの開口部とセンサの照明窓の位置を合わせるために、液晶ディスプレイの単位画素1602の大きさと、受光部と照明窓によって構成される単位画素1604の大きさを同一にしている。そして、液晶ディスプレイの開口部と照明窓の位置を合わせている。これにより、液晶ディスプレイ1601から出る光は、無駄になることが少ないので、光利用効率が向上する。

【0086】

図17では、カラー液晶ディスプレイを対象にして記述してある。つまり、単位画素1602には、赤色の開口部1701と緑色の開口部1702と青色の開口部1703とが、配置されている。開口部の周りには、ブラックマトリックス1704が配置されてい

る。そして、その3色で1つの単位画素1602が構成されている。

【0087】

照明窓1705は、液晶ディスプレイの開口部に合わせるように形成されている。位置や大きさを合わせることにより、光利用効率を向上させることが出来る。

【0088】

ただし、照明窓1705は、必ずしも、液晶ディスプレイの開口部に、完全に、位置や大きさを合わせる必要はない。出来るだけ合わせるようにすればよい。

【0089】

このように、液晶ディスプレイの単位画素1602の大きさと受光部と照明窓によって構成される単位画素1604の大きさを同一にすると、開口部と照明窓の位置を合わせやすい。また、同一であれば、画素数も同一にしやすくなるので、センサで読み取った画像を液晶ディスプレイに表示させる場合、データの処理が、やりやすくなる。よって、液晶ディスプレイの単位画素1602の大きさと受光部と照明窓によって構成される単位画素1604の大きさは、同一することが望ましい。

【0090】

ただし、液晶ディスプレイの単位画素1602の大きさが、受光部と照明窓によって構成される単位画素1604の大きさの整数倍、あるいは、整数分の1であれば、開口部と照明窓の位置を合わせやすいため、それでもよい。

【0091】

次に、センサのカラー化について述べる。光源として、カラー液晶ディスプレイを用いれば、容易にカラー画像の読み取りを行うことが出来る。カラー液晶ディスプレイは、3色の光を、それぞれ切り替えて発光させることができるために、モノクロのセンサを用いて、カラー画像の読み取りを行うことが出来る。

【0092】

そこで、カラー画像の読み取り方法について述べる。まず、カラー液晶ディスプレイが、赤色のみの光をセンサに照射するようにする。そして、そのあいだに、全画面の画像をセンサで読み取る。その後、カラー液晶ディスプレイが、緑色のみの光をセンサに照射するようにする。そして、そのあいだに、全画面の画像をセンサで読み取る。最後に、カラー液晶ディスプレイが、青色のみの光をセン

サに照射するようにする。そして、そのあいだに、全画面の画像をセンサで読み取る。その後、信号を合成する。

【0093】

つまり、全ての画像情報を読み取る期間を1フレーム期間とすると、1フレーム期間を3つのサブフレーム期間に分割する。そして、各々のサブフレーム期間では、カラー液晶ディスプレイは、単色のみを照射するようになる。そして、その色を順に切り替える。各サブフレーム期間では、センサは、全画面の画像を読み取る。そして、1フレーム期間が終了したのち、各色の画像を合成して、カラーの画像を作成する。以上の動作により、カラー画像の読み取ることが出来る。

【0094】

なお、この時のセンサが、エリアセンサである場合、従来のCCD型ラインセンサを用いた場合よりも、様々な利点がある。まず第一に、ラインセンサを移動させる必要がないため、高速に読み取ることが出来る。また、ラインセンサの場合、1行ごとに、光を当てて、信号を蓄積して、画像を読み取る、という動作を繰り返していく必要がある。よって、光源も、高速に切り替える必要があった。そのため、光源として、LEDを用いる必要があった。また、各行ごとに、光を当てて、信号を蓄積して、画像を読み取る、という動作を繰り返していく必要があるため、読み取り時間も遅くなかった。しかし、エリアセンサでは、サブフレームごとに光の色を切り替えるだけでよいので、高速に切り替える必要がない。よって、光源として、通常の蛍光灯を用いることができる。実際には、光源は白色光のままで、液晶ディスプレイで透過させる画素（色）を切り替えるだけでよい。また、光を当てて、ある行の信号を蓄積させながら、別の行の画像を読み取る、ということができるため、高速に読み取ることが出来る。

【0095】

なお、本実施例では、液晶ディスプレイが、カラーの場合について述べてきたが、モノクロでも構わない。

【0096】

なお、実施例3は、実施例1や実施例2と自由に組み合わせてもよい。

【0097】

[実施例4]

次に、周辺に駆動回路を搭載し、画素を2次元に配置したエリアセンサの実施例について述べる。全体の回路図を図18に示す。まず、画素が2次元に配列された画素配列部1805がある。そして、各々の画素のゲート信号線やリセット信号線を駆動するための駆動回路が、画素配列部1805の左右に配置されている。図18では、ゲート信号線用駆動回路1806が左側に、リセット信号線用駆動回路1807が右側に配置されている。

【0098】

そして、画素配列部1805の上側には、信号処理用の回路などが配置されている。図18では、画素配列部1805の上に、バイアス用回路1803が配置されている。このバイアス用回路1803は、各画素の増幅用トランジスタと対になって、ソースフォロワ回路を形成する。バイアス用回路1803の上には、サンプルホールド&信号処理用回路1802が配置されている。ここでは、信号をいったん保存しておいたり、アナログ・デジタル変換を行ったり、雑音を低減したりするための回路などが配置されている。サンプルホールド&信号処理用回路1802の上には、信号出力線用駆動回路1801が配置されている。信号出力線用駆動回路1801は、一時的に保存されていた信号を、順に出力していくための信号を出力している。そして、外に信号を出す前に、最終出力増幅用回路1804が配置されている。ここでは、サンプルホールド&信号処理用回路1802と信号出力線用駆動回路1801とにより、順に出力されてくる信号を、外に出す前に、増幅している。よって、信号を増幅しない場合は必要ないが、現実的には、配置されることが多い。

【0099】

次に、各部分の回路図を示す。まず、2次元に配列されている画素配列部1805の中から、例として、 i 行 j 列目画素部回路1808の回路図を、図19に示す。図19では、Pチャネル型リセット用トランジスタ1907、Pチャネル型スイッチ用トランジスタ1901、Nチャネル型増幅用トランジスタ1906、光電変換素子（ここでは、最も代表的なフォトダイオード1904）から構成されている。フォトダイオード1904では、Pチャネル側端子は電源基準線1912に、Nチャネル側端子は、増幅用トランジスタ1906のゲート端子に接続されている。リセット用トランジスタ1907のゲ

ート端子には、i行目リセット信号線1905が接続され、ソース端子とドレイン端子は、j列目電源線1909と増幅用トランジスタ1906のゲート端子に接続されている。スイッチ用トランジスタ1901のゲート端子は、i行目ゲート信号線1902に接続され、ソース端子とドレイン端子は、j列目電源線1909と増幅用トランジスタ1906に接続されている。増幅用トランジスタ1906のソース端子とドレイン端子は、j列目信号出力線1903とスイッチ用トランジスタ1901に接続されている。

【0100】

図19では、リセット用トランジスタ1907は、Pチャネル型を用いている。しかし、リセット用トランジスタは、Nチャネル型でもよい。ただし、Nチャネル型の場合、リセット動作のとき、ゲート・ソース間電圧が大きくとれない。よって、リセット用トランジスタが飽和領域で動作することになり、フォトダイオード1904を十分に充電できない。したがって、リセット用トランジスタは、Nチャネル型でも動作するが、Pチャネル型の方が望ましい。

【0101】

スイッチ用トランジスタ1901については、j列目電源線1909と増幅用トランジスタ1906の間に配置し、かつ、Pチャネル型を用いるのが望ましい。しかし、従来と同様、Nチャネル型でも動作するため、Nチャネル型でも構わないし、j列目信号出力線1903と増幅用トランジスタ1906の間に配置しても構わない。ただし、正しく信号を出力しにくいため、スイッチ用トランジスタ1901は、j列目電源線1909と増幅用トランジスタ1906の間に配置し、かつ、Pチャネル型を用いるのが望ましい。

【0102】

増幅用トランジスタ1906については、図19では、Nチャネル型を用いている。しかし、Pチャネル型を用いることも可能である。ただしその場合、バイアス用トランジスタと組み合わせてソースフォロワ回路として動作させるためには、回路の接続方法を変える必要がある。つまり、単純に、図19の回路図において、増幅用トランジスタ1906の極性を変えるだけでは、動作しない。

【0103】

そこで、Pチャネル型の増幅用トランジスタを用いた時の回路構成の一例を図

20に示す。図19との違いは、増幅用トランジスタ2006の極性がPチャネル型であることと、フォトダイオードの向きが逆になっていることと、電源線と電源基準線とが入れ替わっていることである。増幅用トランジスタにPチャネル型を用いる場合は、バイアス用トランジスタもPチャネル型を用いる必要がある。なぜなら、バイアス用トランジスタは、定電流源として動作させる必要があるからである。よって、図20では、参考のため、バイアス用トランジスタ2011も記述している。図20に示すi行j列画素部回路1808は、Nチャネル型リセット用トランジスタ2007、Nチャネル型スイッチ用トランジスタ2001、Pチャネル型増幅用トランジスタ2006、光電変換素子（ここでは、最も代表的なフォトダイオード2004）から構成されている。フォトダイオード2004は、Nチャネル側端子は電源線2009に、Pチャネル側端子は、増幅用トランジスタ2006のゲート端子に接続されている。リセット用トランジスタ2007のゲート端子には、i行目リセット信号線2005が接続され、ソース端子とドレイン端子は、j列目電源基準線2012と増幅用トランジスタ2006のゲート端子に接続されている。スイッチ用トランジスタ2001のゲート端子は、i行目ゲート信号線2002に接続され、ソース端子とドレイン端子は、j列目電源基準線2012と増幅用トランジスタ2006に接続されている。増幅用トランジスタ2006のソース端子とドレイン端子は、j列目信号出力線2003とスイッチ用トランジスタ2001に接続されている。バイアス用トランジスタ2011のゲート端子には、バイアス信号線2010が接続され、ソース端子とドレイン端子は、j列目信号出力線2003と電源線2009に接続されている。

【0104】

図20では、リセット用トランジスタ2007は、Nチャネル型を用いている。しかし、リセット用トランジスタは、Pチャネル型でもよい。ただし、Pチャネル型の場合、リセット動作のとき、ゲート・ソース間電圧が大きくとれない。よって、リセット用トランジスタが飽和領域で動作することになり、フォトダイオード2004を十分に充電できない。したがって、リセット用トランジスタは、Pチャネル型でも動作するが、Nチャネル型の方が望ましい。

【0105】

図20では、スイッチ用トランジスタ2001については、j列目電源基準線2012と

増幅用トランジスタ2006の間に配置し、かつ、Nチャネル型を用いるのが望ましい。しかし、Pチャネル型でも動作するため、Pチャネル型でも構わないし、j列目信号出力線2003と増幅用トランジスタ2006の間に配置しても構わない。ただし、正しく信号を出力しにくいため、スイッチ用トランジスタ2001は、j列目電源基準線2009と増幅用トランジスタ2006の間に配置し、かつ、Nチャネル型を用いるのが望ましい。

【0106】

このように、図19と図20を比較すると分かるように、増幅用トランジスタの極性が異なると、最適なトランジスタの構成、フォトダイオードの向きなども異なってくる。

【0107】

図19では、スイッチ用トランジスタ1901とリセット用トランジスタ1907の両方に、1本の電源線から電流を供給している。図20では、スイッチ用トランジスタ2001とリセット用トランジスタ2007の両方に、1本の電源基準線から電流を供給している。このように、フォトダイオードの向きと増幅用トランジスタの極性を合わせることにより、配線を共有出来る。

【0108】

次に、バイアス用回路1803とサンプルホールド&信号処理用回路1802の中から、1列分の回路として、j列目周辺部回路1809の回路図を、図21に示す。バイアス用回路1803には、バイアス用トランジスタ2111が配置されている。その極性は、各画素の増幅用トランジスタの極性と同じものである。よって、画素の増幅用トランジスタがNチャネル型の場合は、バイアス用トランジスタもNチャネル型になる。図21では、バイアス用バイアス用トランジスタ2111は、Nチャネル型である。バイアス用トランジスタ2111のゲート端子には、バイアス信号線2110が接続され、ソース端子とドレイン端子は、j列目信号出力線2103と電源基準線2112に接続されている（バイアス用トランジスタがPチャネル型の場合は、電源基準線の代わりに、電源線を用いる）。バイアス用トランジスタ2111は、各画素の増幅用トランジスタと対になって、ソースフォロワ回路として動作する。転送用トランジスタ2113のゲート端子には、転送信号線2114が接続され、ソース端子とド

レイン端子は、j列目信号出力線2103と負荷容量2115に接続されている。転送用トランジスタは、信号出力線2103の電位を負荷容量2115に転送するときに、動作させる。よって、Pチャネル型の転送用トランジスタを追加して、Nチャネル型転送用トランジスタ2114と並列に接続してもよい。負荷容量2115は、転送用トランジスタ2113と電源基準線2112に接続されている。負荷容量2115の役割は、信号出力線2103から出力される信号を一時的に蓄積することである。放電用トランジスタ2116のゲート端子は、プリ放電信号線2117に接続され、ソース端子とドレイン端子は、負荷容量2115と電源基準線2112に接続されている。放電用トランジスタ2116は、信号出力線2103の電位を負荷容量2115に入力する前に、いったん、負荷容量2115にたまっている電荷を放電するように動作する。

【0109】

なお、アナログ・デジタル信号変換回路や雑音低減回路などを配置することも可能である。

【0110】

そして、負荷容量2115と最終出力線2120の間に、最終選択用トランジスタ2119が接続される。最終選択用トランジスタ2119のソース端子とドレイン端子は、負荷容量2115と最終出力線2120に接続され、ゲート端子は、j列目最終選択線2118に接続される。最終選択線は、1列目から順にスキャンされる。そして、j列目最終選択線2118が選択され、最終選択用トランジスタ2119が導通状態になると、負荷容量2115の電位と最終出力線2120の電位が等しくなる。その結果、負荷容量2115に蓄積していた信号を最終出力線2120に出力することが出来る。ただし、最終出力線2120に信号を出力する前に、最終出力線2120に電荷が蓄積されていると、その電荷により、最終出力線2120に信号を出力したときの電位が影響を受けてしまう。そこで、最終出力線2120に信号を出力するまえに、最終出力線2120の電位を、ある電位値に初期化しなければならない。図21では、最終出力線2120と電源基準線2112の間に、最終リセット用トランジスタ2122を配置している。そして、最終リセット用トランジスタ2122のゲート端子には、j列目最終リセット線2121が接続されている。そして、j列目最終選択線2118を選択する前に、j列目最終リセット線2121を選択し、最終出力線2120の電位を電源基準線2112の電位に初期

化する。その後、j列目最終選択線2118を選択し、最終出力線2120に、負荷容量2115に蓄積していた信号を出力する。

【0111】

最終出力線2120に出力される信号は、そのまま外に取り出しても良い。しかしながら、信号が微弱であるため、外に取り出す前に、信号を増幅しておく場合が多い。そのための回路として、図22に、最終部回路1810の回路を示す。信号を増幅する回路としては、演算増幅器など、様々なものがある。信号を増幅する回路であれば、どのような回路でもよいが、ここでは、最も簡単な回路構成として、ソースフォロワ回路を示す。図22では、Nチャネル型の場合を示す。最終出力増幅用回路1804への入力は、最終出力線2202となる。最終出力線2202には、1列目から順に、信号が出力される。その信号を、最終出力増幅用回路1804によって、増幅し、外に出力する。最終出力線2202は、最終出力増幅向け増幅用トランジスタ2204のゲート端子に接続される。最終出力増幅向け増幅用トランジスタ2204のドレイン端子は、電源線2206に接続され、ソース端子は、出力端子となる。最終出力増幅向けバイアス用トランジスタ2203のゲート端子は、最終出力増幅用バイアス信号線2205と接続される。ソース端子とドレイン端子は、電源基準線2207と最終出力増幅向け増幅用トランジスタ2204のソース端子とに接続される。

【0112】

図23に、Pチャネル型の場合のソースフォロワ回路を用いた場合の回路図を示す。図22との違いは、電源線と電源基準線を逆にしていることである。最終出力線2302は、最終出力増幅向け増幅用トランジスタ2304のゲート端子に接続される。最終出力増幅向け増幅用トランジスタ2304のドレイン端子は、電源基準線2307に接続され、ソース端子は、出力端子となる。最終出力増幅向けバイアス用トランジスタ2303のゲート端子は、最終出力増幅用バイアス信号線2305と接続される。ソース端子とドレイン端子は、電源線2306と最終出力増幅向け増幅用トランジスタ2304のソース端子とに接続される。最終出力増幅用バイアス信号線2305の電位は、Nチャネル型を用いた場合の最終出力増幅用バイアス信号線2205とは、値が異なる。

【0113】

図22と図23では、ソースフォロワ回路を1段のみで構成していた。しかしながら、複数段で構成しても良い。例えば、2段で構成する場合は、1段目の出力端子を2段目の入力端子に接続すればよい。また、各々の段において、Nチャネル型を用いても、Pチャネル型を用いても、どちらでも良い。

【0114】

ゲート信号線用駆動回路1806やリセット信号線用駆動回路1807や信号出力線用駆動回路1801は、単に、パルス信号を出力しているだけの回路である。よって、公知の技術を用いて実施出来る。

【0115】

次に、信号のタイミングチャートについて述べる。まず、図18と図19の回路におけるタイミングチャートについて、図24に示す。リセット信号線は、1行目から順にスキャンしていく。例えば、(i-1)行目を選択し、その次に、i行目を選択し、次に、(i+1)行目を選択していく。再び同じ行を選択するまでの期間がフレーム期間に相当する。ゲート信号線も、同様に、1行目から順にスキャンしていく。ただし、リセット信号線をスキャンし始めるタイミングよりも、ゲート信号線をスキャンし始めるタイミングの方が遅い。例えば、i行目の画素に着目すると、i行目リセット信号線が選択されて、その後、i行目ゲート信号線が選択される。i行目ゲート信号線が選択されると、i行目の画素から信号が出力される。画素がリセットされてから、信号を出力する時までの期間が、蓄積時間になる。蓄積時間の間、フォトダイオードにおいて、光によって生成される電荷を蓄積している。各行で、リセットされるタイミングと信号を出力するタイミングは、異なる。よって、蓄積時間は全行の画素で等しいが、蓄積している時刻は異なる。

【0116】

次に、図21における信号のタイミングチャートを図25に示す。繰り返しの動作になるため、例として、i行目のゲート信号線が選択されている時を考える。まず、i行目のゲート信号線1902が選択された後、プリ放電信号線2117を選択し、放電用トランジスタ2116を導通状態にする。その後、転送信号線2114を選択する。すると、i行目の画素から、各列の信号が各列の負荷容量2115に出力される。

【0117】

i行目の全ての画素の信号を、各列の負荷容量2115に蓄積した後、最終出力線2120に各列の信号を順に出力していく。転送信号線2114が非選択になってから、ゲート信号線が選択されているまでの間、信号出力線用駆動回路1801により、全列をスキャンしていく。まず、1列目の最終リセット線を選択し、最終リセット用トランジスタ2122を導通状態にし、最終出力線2120を電源基準線2112の電位に初期化する。その後、1列目の最終選択線2118を選択し、最終選択用トランジスタ2119を導通状態にし、1列目の負荷容量2115の信号を最終出力線2120に出力する。つぎに、2列目の最終リセット線を選択し、最終リセット用トランジスタ2122を導通状態にし、最終出力線2120を電源基準線2112の電位に初期化する。その後、2列目の最終選択線2118を選択し、最終選択用トランジスタ2119を導通状態にし、2列目の負荷容量2115の信号を最終出力線2120に出力する。その後も、同様の動作を繰り返していく。j列目の場合も、j列目の最終リセット線を選択し、最終リセット用トランジスタ2122を導通状態にし、最終出力線2120を電源基準線2112の電位に初期化する。その後、j列目の最終選択線2118を選択し、最終選択用トランジスタ2119を導通状態にし、j列目の負荷容量2115の信号を最終出力線2120に出力する。つぎに、(j+1)列目の最終リセット線を選択し、最終リセット用トランジスタ2122を導通状態にし、最終出力線2120を電源基準線2112の電位に初期化する。その後、(j+1)列目の最終選択線2118を選択し、最終選択用トランジスタ2119を導通状態にし、(j+1)列目の負荷容量2115の信号を最終出力線2120に出力する。その後も、同様の動作を繰り返し、全列の信号を最終出力線に、順次、出力していく。そのあいだ、バイアス信号線2110は、一定のままである。最終出力線2120に出力された信号は、最終出力增幅用回路1804で増幅され、外へ出力されていく。

【0118】

次に、i+1行目ゲート信号線が選択される。すると、i行目ゲート信号線が選択されたのと同様に、動作させる。そして、さらに、次の行のゲート信号線が選択され、同様の動作を繰り返していく。

【0119】

なお、光電変換などを行うセンサ部については、通常のPN型のフォトダイオ-

ドの他に、PIN型のダイオード、アバランシェ型ダイオード、npn埋め込み型ダイオード、ショットキー型ダイオード、X線用のフォトコンダクタ、赤外線用のセンサなどでもよい。また、蛍光材やシンチレータにより、X線を光に変換した後、その光を読みとってもよい。

【0120】

これまで述べてきたように、光電変換素子は、ソースフォロワ回路の入力端子に接続されることが多い。しかし、フォトゲート型のように、スイッチを間に挟んでもよい。あるいは、対数変換型のように、光強度の対数値なるように処理した後の信号を入力端子に入力してもよい。

【0121】

なお、本実施例では、画素が2次元に配置されたエリアセンサについて述べたが、画素が1次元に配置されたラインセンサを実現することも出来る。

【0122】

なお、実施例4は、実施例1～実施例3と、自由に組み合わせることが出来る。

【0123】

[実施例5]

本願発明のセンサを、TFTを用いてガラス上に作製する場合の作製方法について、図26～図29を用いて説明する。

【0124】

まず、図26(A)に示すように、ガラス基板200上に下地膜201を300nmの厚さに形成する。本実施例では下地膜201として窒化酸化珪素膜を積層して用いる。この時、ガラス基板200に接する方の窒素濃度を10～25wt%としておくと良い。また、下地膜201に放熱効果を持たせることは有効であり、DLC(ダイヤモンドライカーボン)膜を設けても良い。

【0125】

次に下地膜201の上に50nmの厚さの非晶質珪素膜(図示せず)を公知の成膜法で形成する。なお、非晶質珪素膜に限定する必要はなく、非晶質構造を含む半導体膜(微結晶半導体膜を含む)であれば良い。さらに非晶質シリコング

ルマニウム膜などの非晶質構造を含む化合物半導体膜でも良い。また、膜厚は20～100nmの厚さであれば良い。

【0126】

そして、公知の技術により非晶質珪素膜を結晶化し、結晶質珪素膜（多結晶シリコン膜若しくはポリシリコン膜ともいう）202を形成する。公知の結晶化方法としては、電熱炉を使用した熱結晶化方法、レーザー光を用いたレーザーニール結晶化法、赤外光を用いたランプアニール結晶化法がある。本実施例では、XeClガスを用いたエキシマレーザー光を用いて結晶化する。

【0127】

なお、本実施例では線状に加工したパルス発振型のエキシマレーザー光を用いるが、矩形であっても良いし、連続発振型のアルゴンレーザー光や連続発振型のエキシマレーザー光を用いることもできる。

【0128】

また、本実施例では結晶質珪素膜をTFTの活性層として用いるが、非晶質珪素膜を用いることも可能である。

【0129】

なお、オフ電流を低減する必要のあるリセット用トランジスタの活性層を非晶質珪素膜で形成し、増幅用トランジスタの活性層を結晶質珪素膜で形成することは有効である。非晶質珪素膜はキャリア移動度が低いため電流を流しにくくオフ電流が流れにくい。即ち、電流を流しにくい非晶質珪素膜と電流を流しやすい結晶質珪素膜の両者の利点を生かすことができる。

【0130】

次に、図26（B）に示すように、結晶質珪素膜202上に酸化珪素膜である保護膜203を130nmの厚さに形成する。この厚さは100～200nm（好ましくは130～170nm）の範囲で選べば良い。また、珪素を含む絶縁膜であれば他の膜でも良い。この保護膜203は不純物を添加する際に結晶質珪素膜が直接プラズマに曝されないようにするために、微妙な濃度制御を可能にするために設ける。

【0131】

そして、その上にレジストマスク204a、204b、204cを形成し、保護膜203を介してn型を付与する不純物元素（以下、n型不純物元素という）を添加する。なお、n型不純物元素としては、代表的には周期表の15族に属する元素、典型的にはリン又は砒素を用いることができる。なお、本実施例ではフオスフィン（PH₃）を質量分離しないでプラズマ励起したプラズマドーピング法を用い、リンを 1×10^{18} atoms/cm³の濃度で添加する。勿論、質量分離を行うイオンインプランテーション法を用いても良い。

【0132】

この工程により形成されるn型不純物領域（b）205a、205bには、n型不純物元素が $2 \times 10^{16} \sim 5 \times 10^{19}$ atoms/cm³（代表的には $5 \times 10^{17} \sim 5 \times 10^{18}$ atoms/cm³）の濃度で含まれるようにドーズ量を調節する。

【0133】

次に、図26（C）に示すように、保護膜203、レジストマスク204a、204b、204cを除去し、添加したn型不純物元素の活性化を行う。活性化手段は公知の技術を用いれば良いが、本実施例ではエキシマレーザー光の照射（レーザーニール）により活性化する。勿論、パルス発振型でも連続発振型でも良いし、エキシマレーザー光に限定する必要はない。但し、添加された不純物元素の活性化が目的であるので、結晶質珪素膜が溶融しない程度のエネルギーで照射することが好ましい。なお、保護膜203をつけたままレーザー光を照射しても良い。

【0134】

なお、このレーザー光による不純物元素の活性化に際して、熱処理（ファーネスアニール）による活性化を併用しても構わない。熱処理による活性化を行う場合は、基板の耐熱性を考慮して450～550℃程度の熱処理を行えば良い。

【0135】

この工程によりn型不純物領域（b）205a、205bの端部、即ち、n型不純物領域（b）205a、205bの周囲に存在するn型不純物元素を添加していない領域との境界部（接合部）が明確になる。このことは、後にTFTが完成した時点において、LDD領域とチャネル形成領域とが非常に良好な接合部を

形成しうることを意味する。

【0136】

次に、図26(D)に示すように、結晶質珪素膜の不要な部分を除去して、島状の半導体膜（以下、活性層という）206～210を形成する。

【0137】

次に、図27(A)に示すように、活性層206～210を覆ってゲート絶縁膜211を形成する。ゲート絶縁膜211としては、10～200nm、好ましくは50～150nmの厚さの珪素を含む絶縁膜を用いれば良い。これは単層構造でも積層構造でも良い。本実施例では110nm厚の窒化酸化珪素膜を用いる。

【0138】

次に、200～400nm厚の導電膜を形成し、パターニングしてゲート電極212～216を形成する。なお本実施例では、ゲート電極とゲート電極に電気的に接続された引き回しのための配線（以下、ゲート配線という）とを同一材料で形成している。勿論、ゲート電極と、ゲート配線とを別の材料で形成しても良い。具体的にはゲート電極よりも低抵抗な材料をゲート配線として用いても良い。これは、ゲート電極としては微細加工が可能な材料を用い、ゲート配線には微細加工はできなくとも配線抵抗が小さい材料を用いるためである。このような構造とすることでゲート配線の配線抵抗を非常に小さくすることができるため、面積の大きいセンサ部を形成することができる。即ち、画面の大きさが対角10インチ以上（さらには30インチ以上）のセンサ部を有するエリアセンサを実現する上で、上記の画素構造は極めて有効である。

【0139】

また、ゲート電極は単層の導電膜で形成しても良いが、必要に応じて二層、三層といった積層膜とすることが好ましい。ゲート電極212～216の材料としては公知のあらゆる導電膜を用いることができる。

【0140】

代表的には、アルミニウム(A1)、タンタル(Ta)、チタン(Ti)、モリブデン(Mo)、タングステン(W)、クロム(Cr)、シリコン(Si)か

ら選ばれた元素である膜、または前記元素の窒化物膜（代表的には窒化タンタル膜、窒化タングステン膜、窒化チタン膜）、または前記元素を組み合わせた合金膜（代表的にはMo-W合金、Mo-Ta合金）、または前記元素のシリサイド膜（代表的にはタングステンシリサイド膜、チタンシリサイド膜）を用いることができる。勿論、単層で用いても積層して用いても良い。

【0141】

本実施例では、30nm厚の窒化タングステン(WN)膜と、370nm厚のタングステン(W)膜となる積層膜を用いる。これはスパッタ法で形成すれば良い。また、スパッタガスとしてXe、Ne等の不活性ガスを添加すると応力による膜はがれを防止することができる。

【0142】

またこの時、ゲート電極213、216はそれぞれn型不純物領域(b)205a、205bの一部とゲート絶縁膜211を介して重なるように形成する。この重なった部分が後にゲート電極と重なったLDD領域となる。

【0143】

次に、図27(B)に示すように、ゲート電極212～216をマスクとして自己整合的にn型不純物元素（本実施例ではリン）を添加する。こうして形成されるn型不純物領域(c)217～224にはn型不純物領域(b)205a、205bの1/2～1/10（代表的には1/3～1/4）の濃度でリンが添加されるように調節する。具体的には、 $1 \times 10^{16} \sim 5 \times 10^{18}$ atoms/cm³（典型的には $3 \times 10^{17} \sim 3 \times 10^{18}$ atoms/cm³）の濃度が好ましい。

【0144】

次に、図27(C)に示すように、ゲート電極212、214、215を覆う形でレジストマスク225a～225cを形成し、n型不純物元素（本実施例ではリン）を添加して高濃度にリンを含むn型不純物領域(a)226～233を形成する。ここでもフォスфин(PH_3)を用いたイオンドープ法で行い、この領域のリンの濃度は $1 \times 10^{20} \sim 1 \times 10^{21}$ atoms/cm³（代表的には $2 \times 10^{20} \sim 5 \times 10^{21}$ atoms/cm³）となるように調節する。

【0145】

この工程によってnチャネル型TFTのソース領域若しくはドレイン領域が形成される。そしてnチャネル型TFTでは、図27（B）の工程で形成したn型不純物領域217、218、222、223の一部を残す。この残された領域がLDD領域となる。

【0146】

次に、図27（D）に示すように、レジストマスク225a～225cを除去し、新たにレジストマスク234a、234bを形成する。そして、p型不純物元素（本実施例ではボロン）を添加し、高濃度にボロンを含むp型不純物領域235、236を形成する。ここではジボラン（ B_2H_6 ）を用いたイオンドープ法により $3 \times 10^{20} \sim 3 \times 10^{21}$ atoms/cm³（代表的には $5 \times 10^{20} \sim 1 \times 10^{21}$ atoms/cm³）濃度となるようにボロンを添加する。

【0147】

なお、不純物領域235、236には既に $1 \times 10^{20} \sim 1 \times 10^{21}$ atoms/cm³の濃度でリンが添加されているが、ここで添加されるボロンはその少なくとも3倍以上の濃度で添加される。そのため、予め形成されていたn型の不純物領域は完全にp型に反転し、p型の不純物領域として機能する。

【0148】

次に、レジストマスク234a、234bを除去した後、それぞれの濃度で添加されたn型またはp型不純物元素を活性化する。活性化手段としては、ファーネスアニール法、レーザーハニール法、またはランプアニール法で行うことができる。本実施例では電熱炉において窒素雰囲気中、550℃、4時間の熱処理を行う。

【0149】

このとき雰囲気中の酸素を極力排除することが重要である。なぜならば酸素が少しでも存在していると露呈したゲート電極の表面が酸化され、抵抗の増加を招くからである。従って、上記活性化工程における処理雰囲気中の酸素濃度は1ppm以下、好ましくは0.1ppm以下とすることが望ましい。

【0150】

次に、図28（A）に示すように、第1層間絶縁膜237を形成する。第1層

間絶縁膜237としては、珪素を含む絶縁膜を単層で用いるか、その中で組み合わせた積層膜を用いれば良い。また、膜厚は400nm～1.5μmとすれば良い。本実施例では、200nm厚の窒化酸化珪素膜の上に800nm厚の酸化珪素膜を積層した構造とする。

【0151】

さらに、3～100%の水素を含む雰囲気中で、300～450℃で1～12時間の熱処理を行い水素化処理を行う。この工程は熱的に励起された水素により半導体膜の不対結合手を水素終端する工程である。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行っても良い。

【0152】

なお、水素化処理は第1層間絶縁膜237を形成する間に入れても良い。即ち、200nm厚の窒化酸化珪素膜を形成した後で上記のように水素化処理を行い、その後で残り800nm厚の酸化珪素膜を形成しても構わない。

【0153】

次に、ゲート絶縁膜211及び第1層間絶縁膜237に対してコンタクトホールを形成し、ソース配線238～242と、ドレイン配線243～247を形成する。なお、本実施例ではこの電極を、Ti膜を100nm、Tiを含むアルミニウム膜を300nm、Ti膜150nmをスパッタ法で連続形成した3層構造の積層膜とする。勿論、他の導電膜でも良い。

【0154】

次に、50～500nm（代表的には200～300nm）の厚さで第1パッシベーション膜248を形成する。本実施例では第1パッシベーション膜248として300nm厚の窒化酸化珪素膜を用いる。これは窒化珪素膜で代用しても良い。なお、窒化酸化珪素膜の形成に先立ってH₂、NH₃等水素を含むガスを用いてプラズマ処理を行うことは有効である。この前処理により励起された水素が第1層間絶縁膜237に供給され、熱処理を行うことで、第1パッシベーション膜248の膜質が改善される。それと同時に、第1層間絶縁膜237に添加された水素が下層側に拡散するため、効果的に活性層を水素化することができる。

【0155】

次に、図28（B）に示すように有機樹脂からなる第2層間絶縁膜249を形成する。有機樹脂としてはポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を使用することができる。特に、第2層間絶縁膜249は平坦化の意味合いが強いので、平坦性に優れたアクリルが好ましい。本実施例では TFTによって形成される段差を十分に平坦化しうる膜厚でアクリル膜を形成する。好ましくは1～5μm（さらに好ましくは2～4μm）とすれば良い。

【0156】

次に、第2層間絶縁膜249及び第1パッシベーション膜248にドレイン配線245に達するコンタクトホールを形成し、ドレイン配線245に接するようフォトダイオードのカソード電極250を形成する。本実施例では、カソード電極250としてスパッタ法によって形成したアルミニウム膜を用いたが、その他の金属、例えばチタン、タンタル、タンゲステン、銅を用いることができる。また、チタン、アルミニウム、チタンでなる積層膜を用いてもよい。

【0157】

次に、水素を含有する非晶質珪素膜を基板全面に成膜した後にパターニングし、光電変換層251を形成する。次に、基板全面に透明導電膜を形成する。本実施例では透明導電膜として厚さ200nmのITOをスパッタ法で成膜する。透明導電膜をパターニングし、アノード電極252を形成する。（図28（C））

【0158】

次に、図29（A）に示すように第3層間絶縁膜253を形成する。第3層間絶縁膜253として、ポリイミド、ポリアミド、ポリイミドアミド、アクリル等の樹脂を用いることで、平坦な表面を得ることができる。本実施例では、第3層間絶縁膜253として厚さ0.7μmのポリイミド膜を基板全面に形成した。

【0159】

次に、第3層間絶縁膜253に、アノード電極252に達するコンタクトホールを形成し、センサ用配線254を形成する。本実施例ではアルミニウム合金膜（1wt%のチタンを含有したアルミニウム膜）を300nmの厚さに形成する。

【0160】

こうして図29（B）に示すような構造のセンサ基板が完成する。

【0161】

270は増幅用TFT、271はスイッチ用TFT、272はリセット用TFT、273はバイアス用TFT、274は放電用TFTである。

【0162】

本実施例では、増幅用TFT 270及びバイアス用TFT 273がnチャネル型TFTであり、それぞれソース領域側とドレイン領域側の両方にそれぞれLDD領域 281～284を有している。なおこのLDD領域 281～284はゲート絶縁膜 211を間に介してゲート電極 212、215と重なっていない。上記構成により、増幅用TFT 270及びバイアス用TFT 273は、極力ホットキャリア注入を低減させることができる。

【0163】

また本実施例では、スイッチ用TFT 271及び放電用TFT 274がnチャネル型TFTであり、それぞれドレイン領域側にのみそれぞれLDD領域 283、286を有している。なおこのLDD領域 283、286はゲート絶縁膜 211を間に介してゲート電極 213、216と重なっている。

【0164】

ドレイン領域側のみにLDD領域 283、286を形成しているのは、ホットキャリア注入を低減させ、なおかつ動作速度を落とさないための配慮である。また、このスイッチ用 271及び放電用TFT 274はオフ電流値をあまり気にする必要はなく、それよりも動作速度を重視した方が良い。従って、LDD領域 283、286は完全にゲート電極 213、216と重ねてしまい、極力抵抗成分を少なくすることが望ましい。即ち、いわゆるオフセットはなくした方がよい。特に、ソース信号線駆動回路又はゲート信号線駆動回路を15V～20Vで駆動させる場合、本実施例の放電用TFT 274の上記構成は、ホットキャリア注入を低減させ、なおかつ動作速度を落とさないのに有効である。

【0165】

また本実施例では、リセット用TFT 272はpチャネル型TFTであり、LDD領域を有していない。pチャネル型TFTは、ホットキャリア注入による劣化が殆ど気にならないので、特にLDD領域を設けなくても良い。勿論、nチャ

ネル型TFTと同様にLDD領域を設け、ホットキャリア対策を講じることも可能である。また、リセット用TFT272がnチャネル型TFTであっても良い。

【0166】

また、基板上に形成された素子又は回路から引き回された端子と外部信号端子とを接続するためのコネクター（フレキシブルプリントサーキット：FPC）を取り付けて製品として完成する。

【0167】

なお、実施例5は、実施例1～実施例4と、自由に組み合わせることが出来る。

【0168】

[実施例6]

本願発明を実施して形成されたセンサは、様々な電子機器に用いることが出来る。その様な本願発明の電子機器としては、スキャナ、デジタルスチルカメラ、X線カメラ、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機）、ノート型パーソナルコンピュータ、ゲーム機器、テレビ電話、等が挙げられる。

【0169】

図30(A)は、密着型センサを用いたスキャナ3001であり、センサ部3002等を含む。読み取り対象物3003の上にスキャナ3001を配置する。光は、室内光を利用する。これにより、専用の光源が必要なくなる。本願発明は、センサ部3002に用いることが出来る。

【0170】

図30(B)は、図30(A)に対して、専用の光源3007を配置したものである。読み取りたい領域とセンサ部3005の位置を合わせるときは、光源3007を上に上げておく。そして、センサ部3005の照明窓を通して、読み取り対象物3006を見て、位置を合わせる。画像を読み取る時は、光源3007とスキャナ3004を重ねて使用する。本願発明は、センサ部3005に用いることが出来る。

【0171】

図31(A)は、携帯情報端末3101であり、液晶ディスプレイ3102、密着型センサを用いたスキヤナ3103、センサ部3104等を含む。スキヤナを使用する時は、図31(B)の断面図に示すように、液晶ディスプレイ3102とスキヤナ3103を重ねて、読み取り対象物3003の上にスキヤナ3001を配置し、その上に液晶ディスプレイ3102が配置されるようとする。照明光は、液晶ディスプレイ3102の光を利用する。これにより、専用の光源が必要なくなる。本願発明は、センサ部3002に用いることが出来る。

【発明の効果】

【0172】

本願発明は、受光部に入射する光を多くすることが出来る。そのため、信号が大きくなり、センサの画質が向上する。また、効率よく光を照明窓に通すことが出来るため、無駄な光が減少する。以上の様な結果、光利用効率が向上する。

【0173】

【図面の簡単な説明】

【図1】 本願発明の完全密着型センサの断面図

【図2】 従来の密着型光学系を用いたスキヤナの断面図

【図3】 従来の完全密着型センサの断面図

【図4】 従来の完全密着型センサでの照明窓を示す図

【図5】 従来の完全密着型センサ構成を示す図

【図6】 ランペルトの余弦則を示す図

【図7】 従来の完全密着型センサの断面図

【図8】 本願発明の完全密着型センサでの照明窓を示す図

【図9】 本願発明の完全密着型センサの断面図

【図10】 従来の完全密着型センサの断面図

【図11】 本願発明の画素の回路の回路図

【図12】 本願発明の画素のレイアウト図

【図13】 本願発明の画素の断面図

【図14】 光ファイバプレートを示す図

【図15】 本願発明の完全密着型センサの断面図

- 【図16】 本願発明の完全密着型センサと液晶ディスプレイの斜視図
- 【図17】 本願発明の完全密着型センサと液晶ディスプレイの画素部の斜視図
- 【図18】 本願発明のエリアセンサのブロック図
- 【図19】 本願発明のアクティブセンサの画素の回路図
- 【図20】 本願発明のアクティブセンサの画素の回路図
- 【図21】 本願発明の信号処理回路の回路図
- 【図22】 本願発明の最終出力增幅用回路の回路図
- 【図23】 本願発明の最終出力增幅用回路の回路図
- 【図24】 本願発明のエリアセンサのタイミングチャート
- 【図25】 本願発明のエリアセンサのタイミングチャート
- 【図26】 本願発明のイメージセンサの作製行程を示す図
- 【図27】 本願発明のイメージセンサの作製行程を示す図
- 【図28】 本願発明のイメージセンサの作製行程を示す図
- 【図29】 本願発明のイメージセンサの作製行程を示す図
- 【図30】 本願発明のイメージセンサを用いた電子機器の図
- 【図31】 本願発明のイメージセンサを用いた電子機器の図

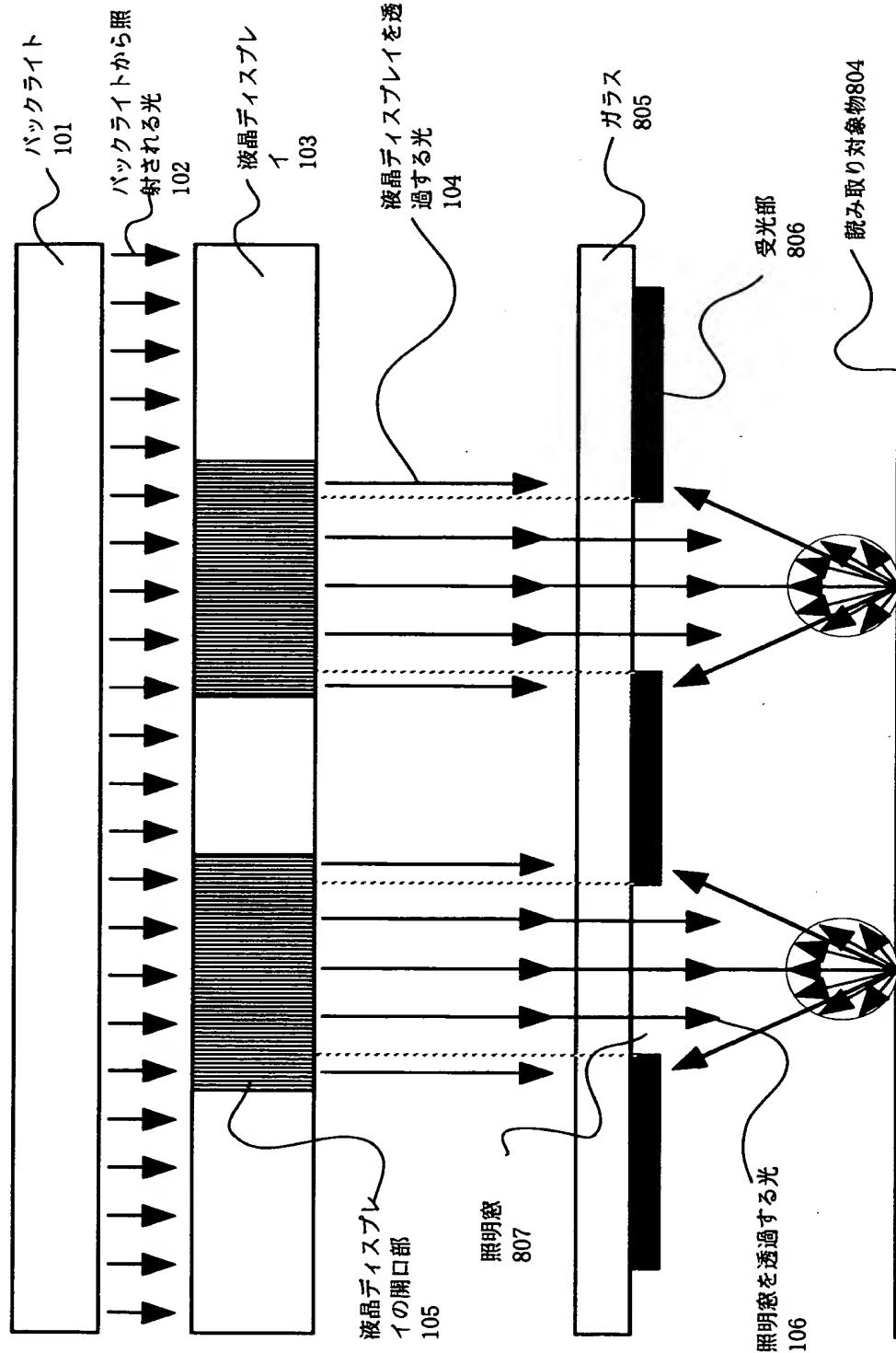
【符号の説明】

- 101 バックライト
- 102 バックライトから照射される光
- 103 液晶ディスプレイ
- 104 液晶ディスプレイを透過する光
- 105 液晶ディスプレイの開口部
- 106 照明窓を透過する光
- 804 読み取り対象物
- 805 ガラス
- 806 受光部
- 807 照明窓

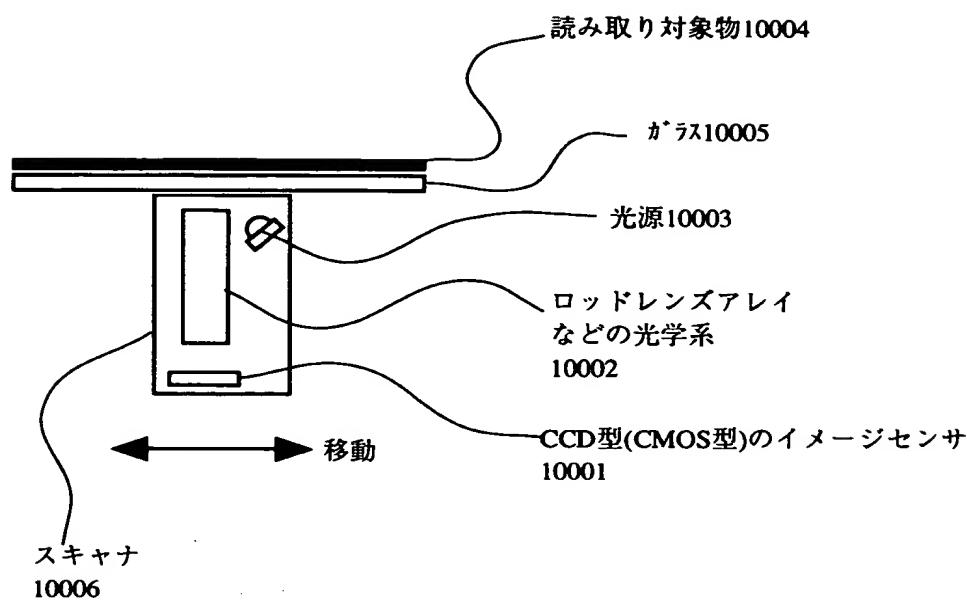
【書類名】

図面

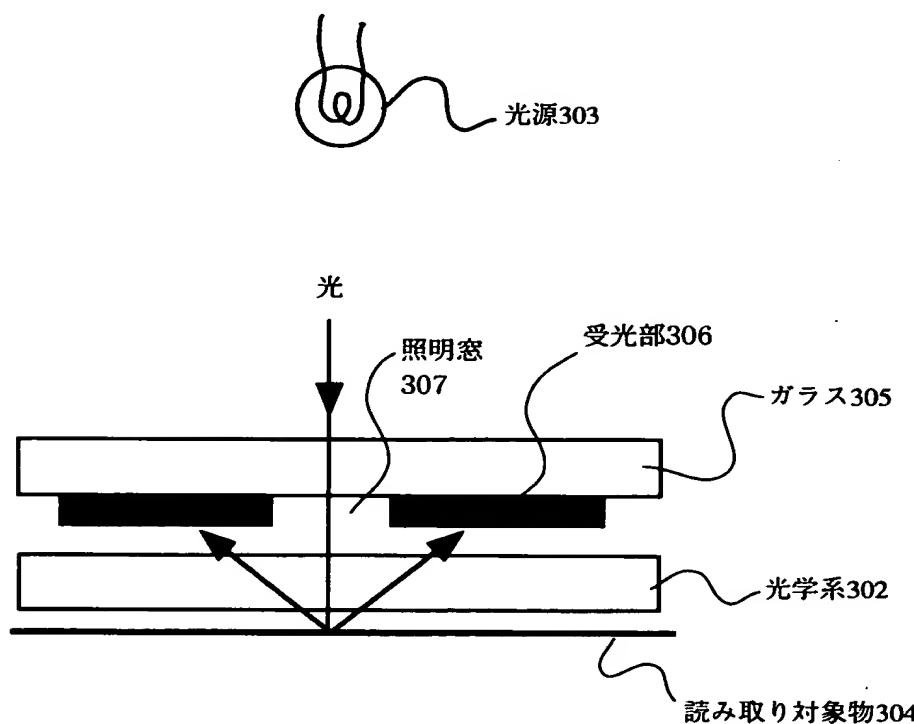
【図1】



【図2】

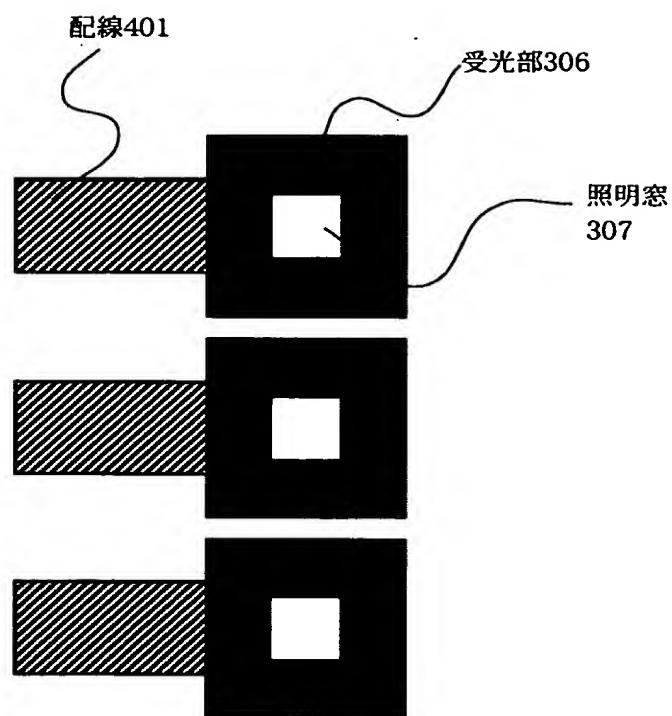


【図3】

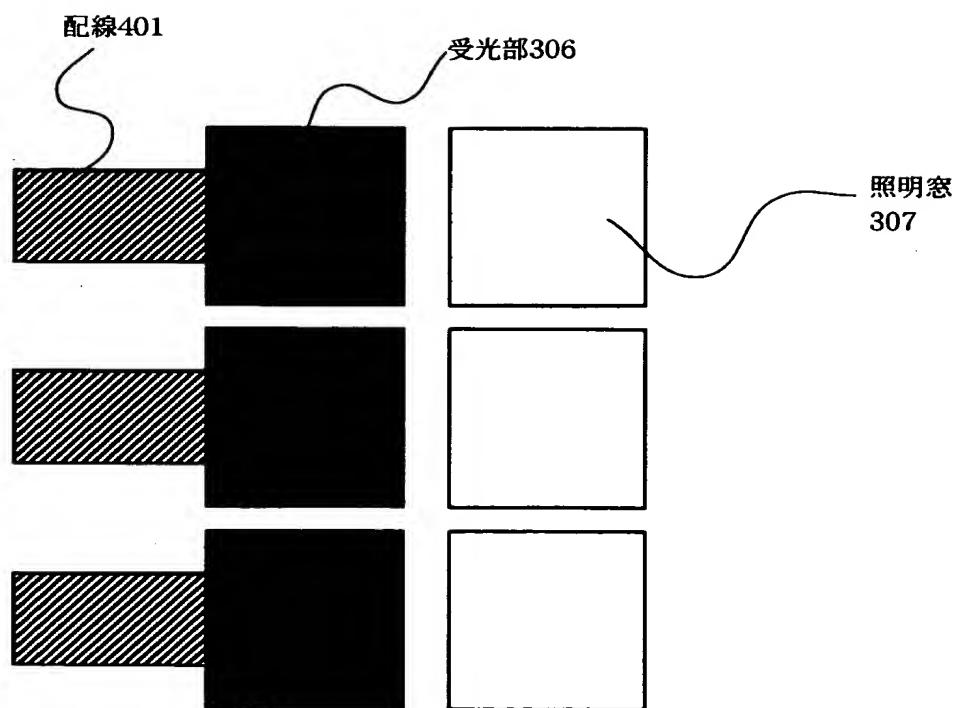


【図4】

(A)

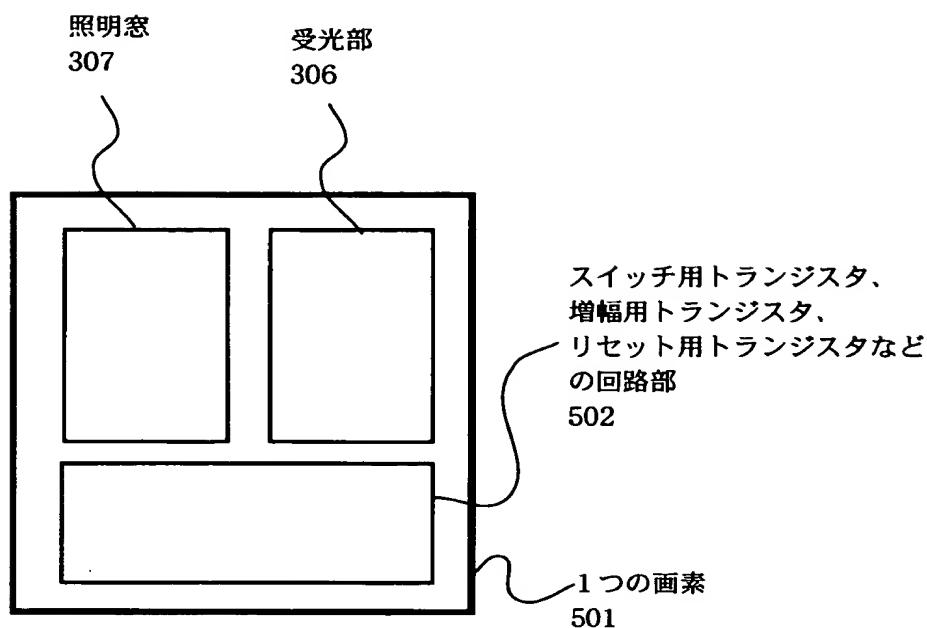


(B)

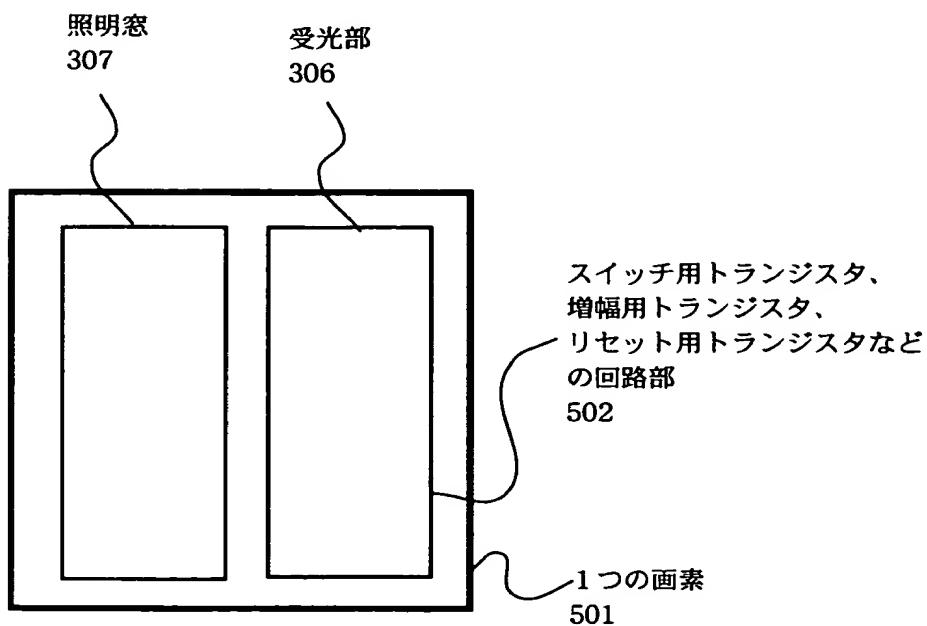


【図5】

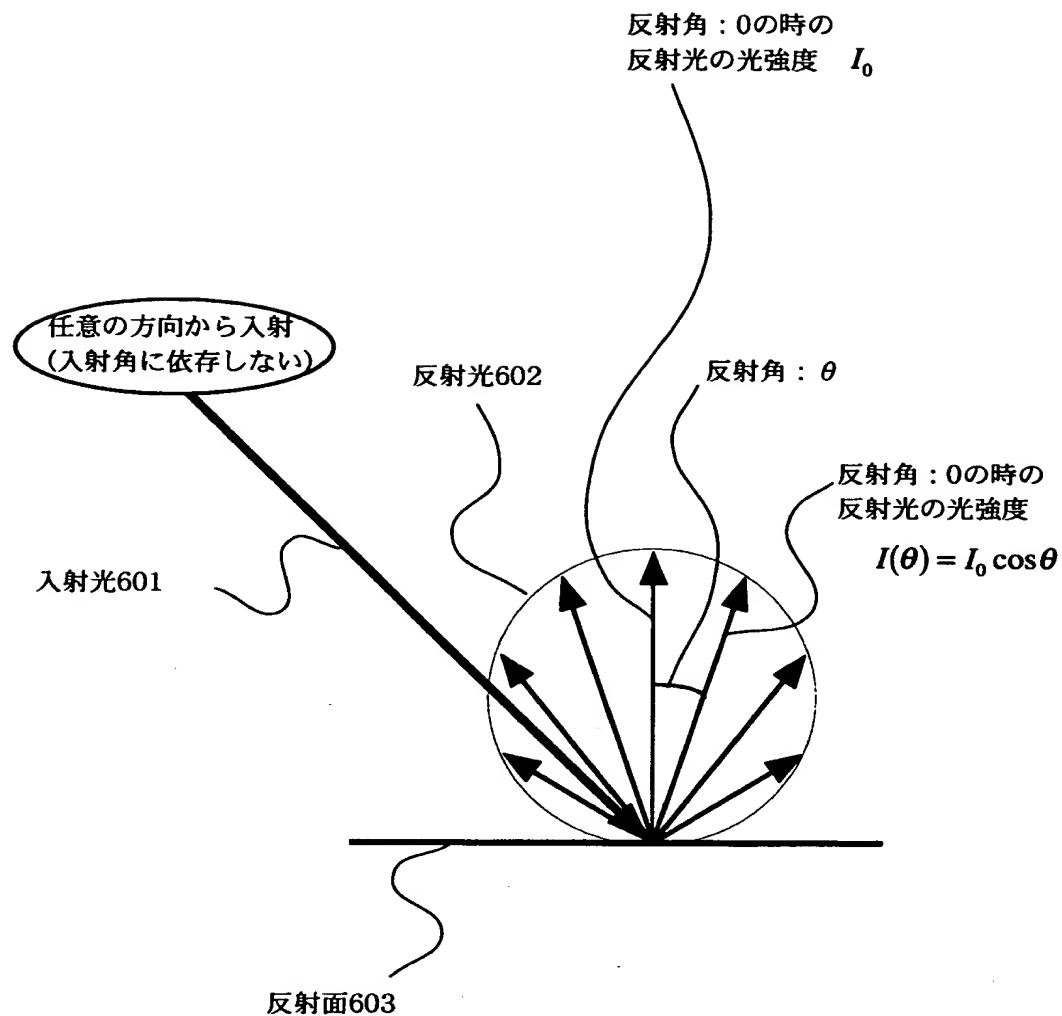
(A)



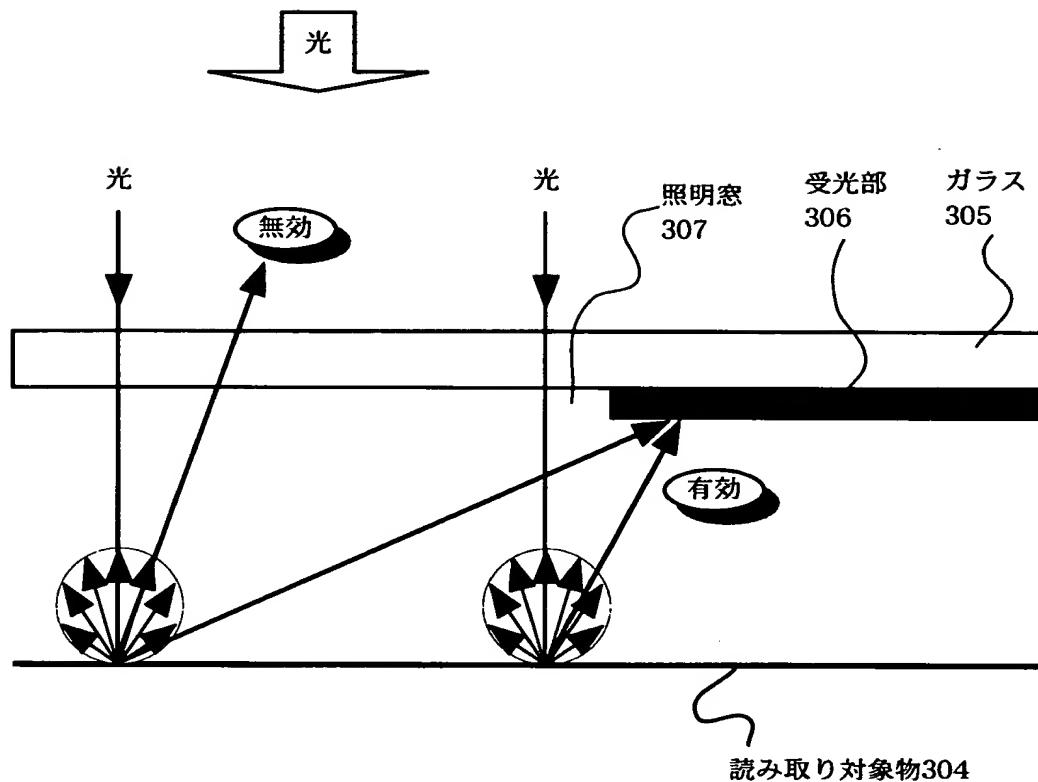
(B)



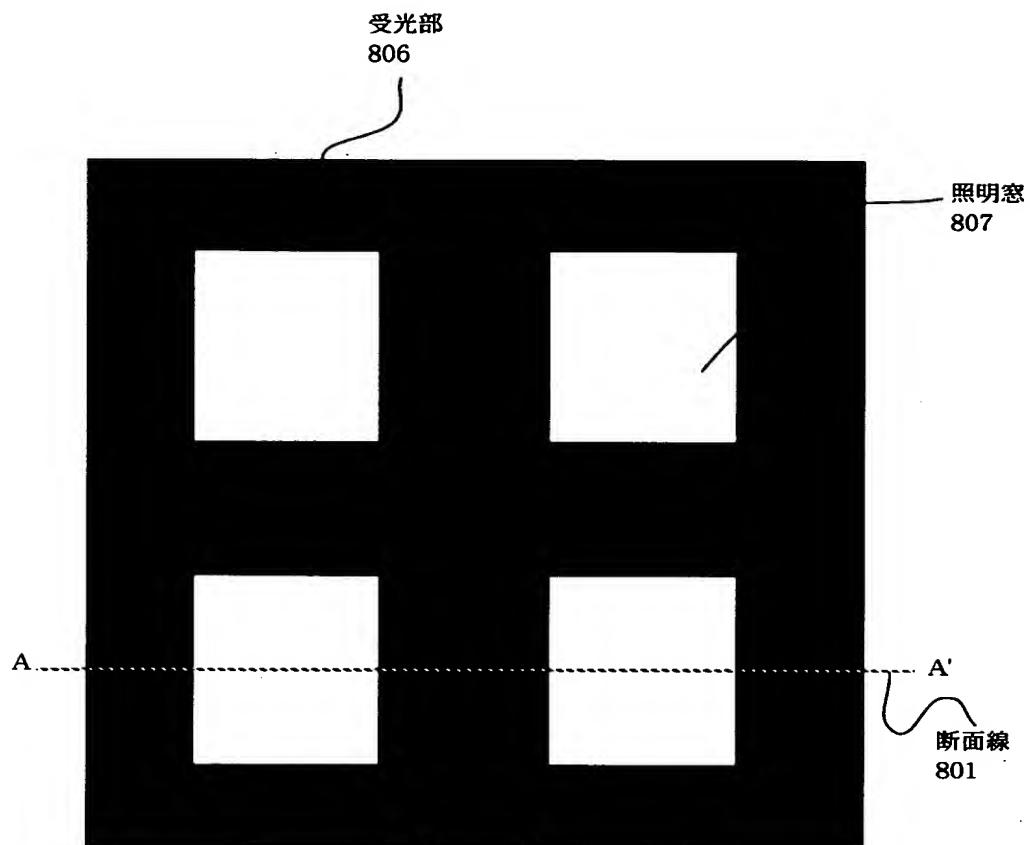
【図6】



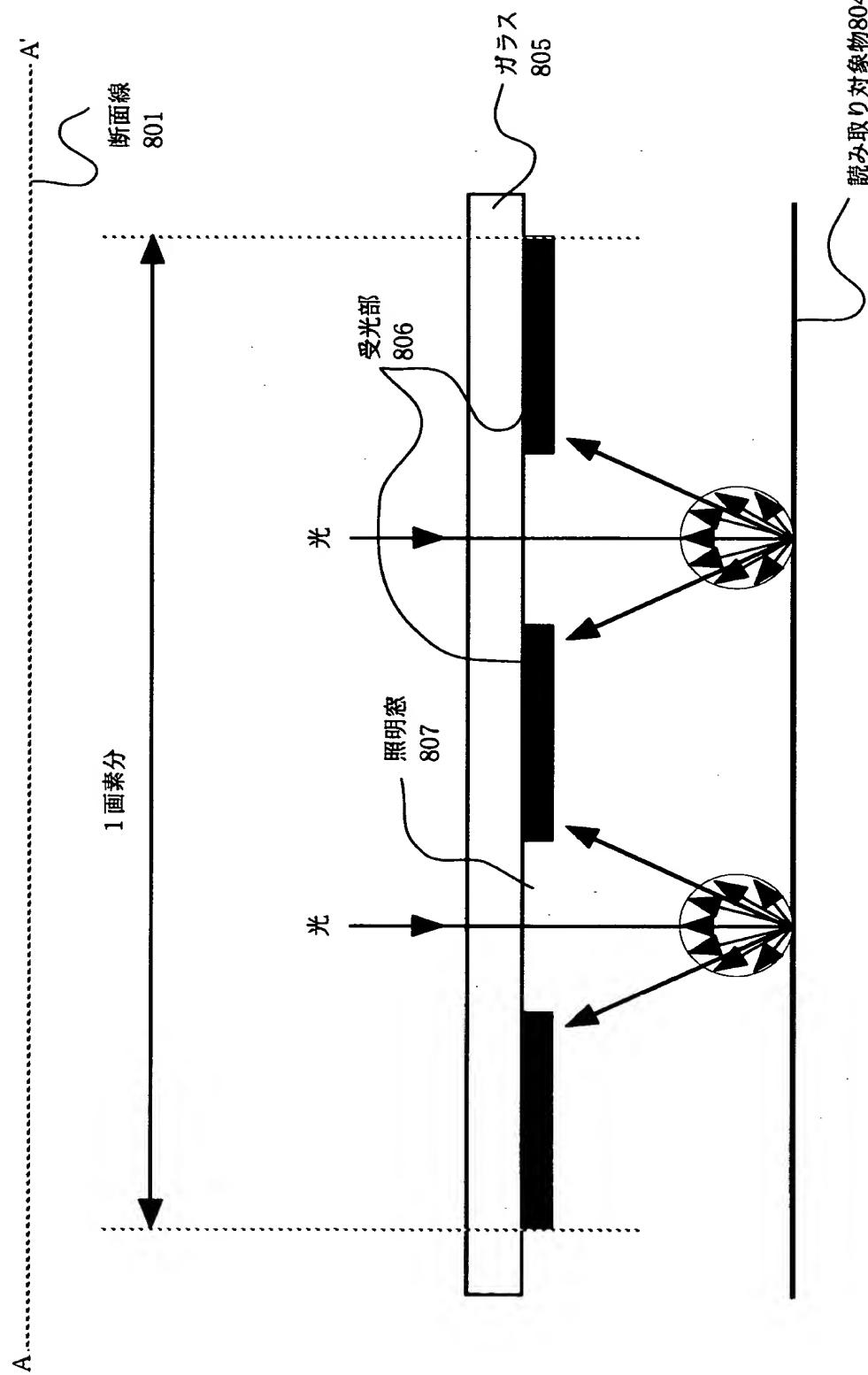
【図7】



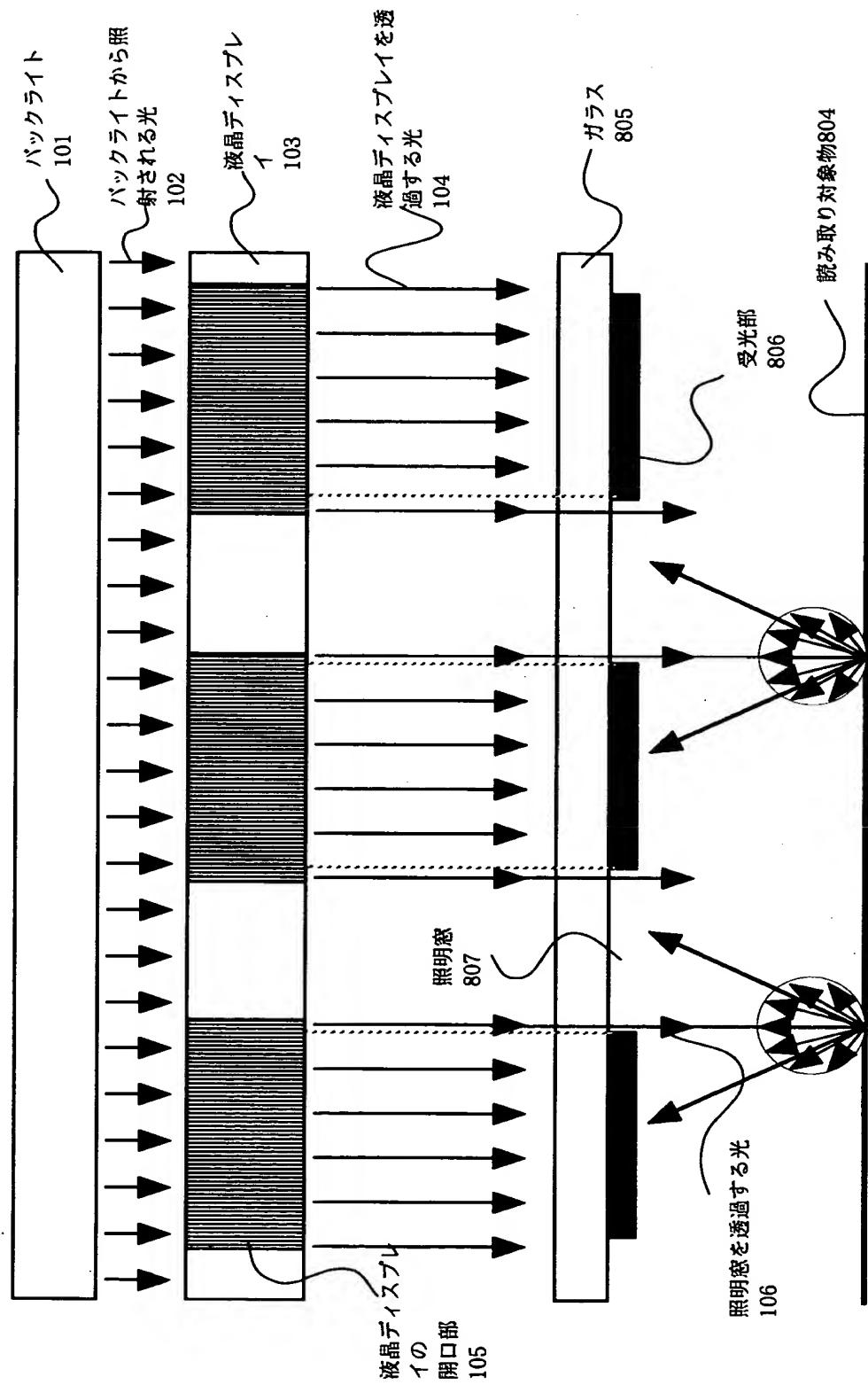
【図8】



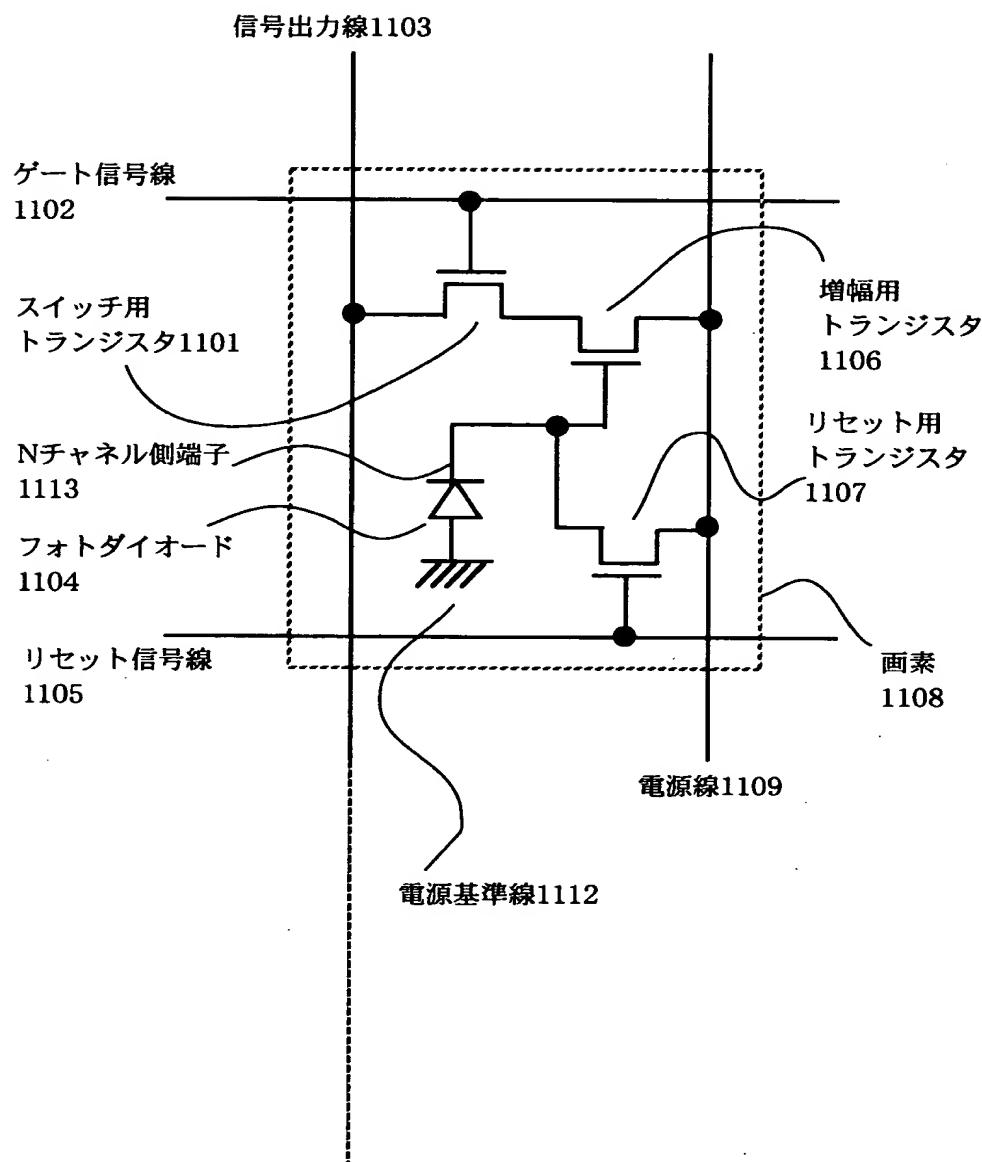
【図9】



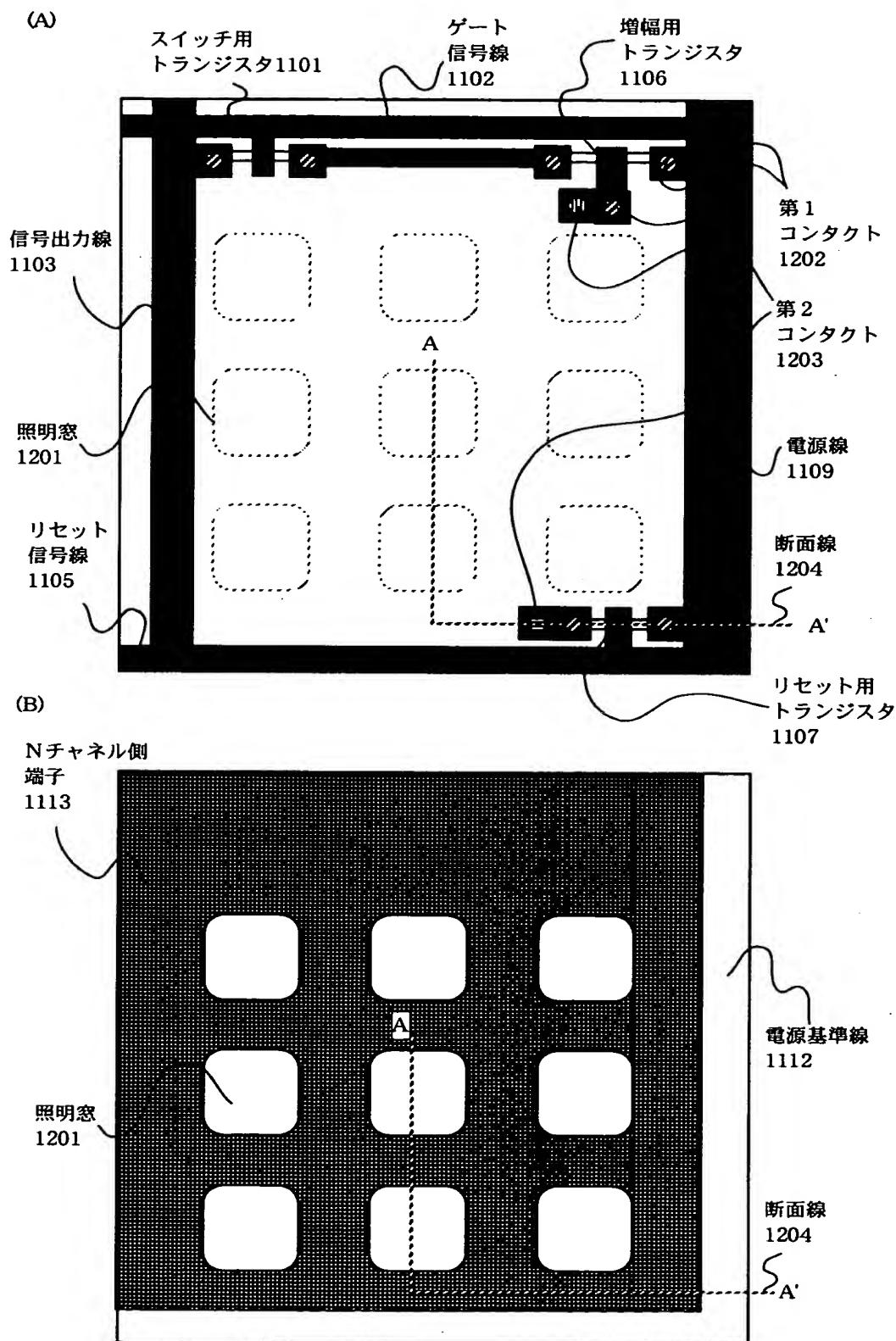
【図10】



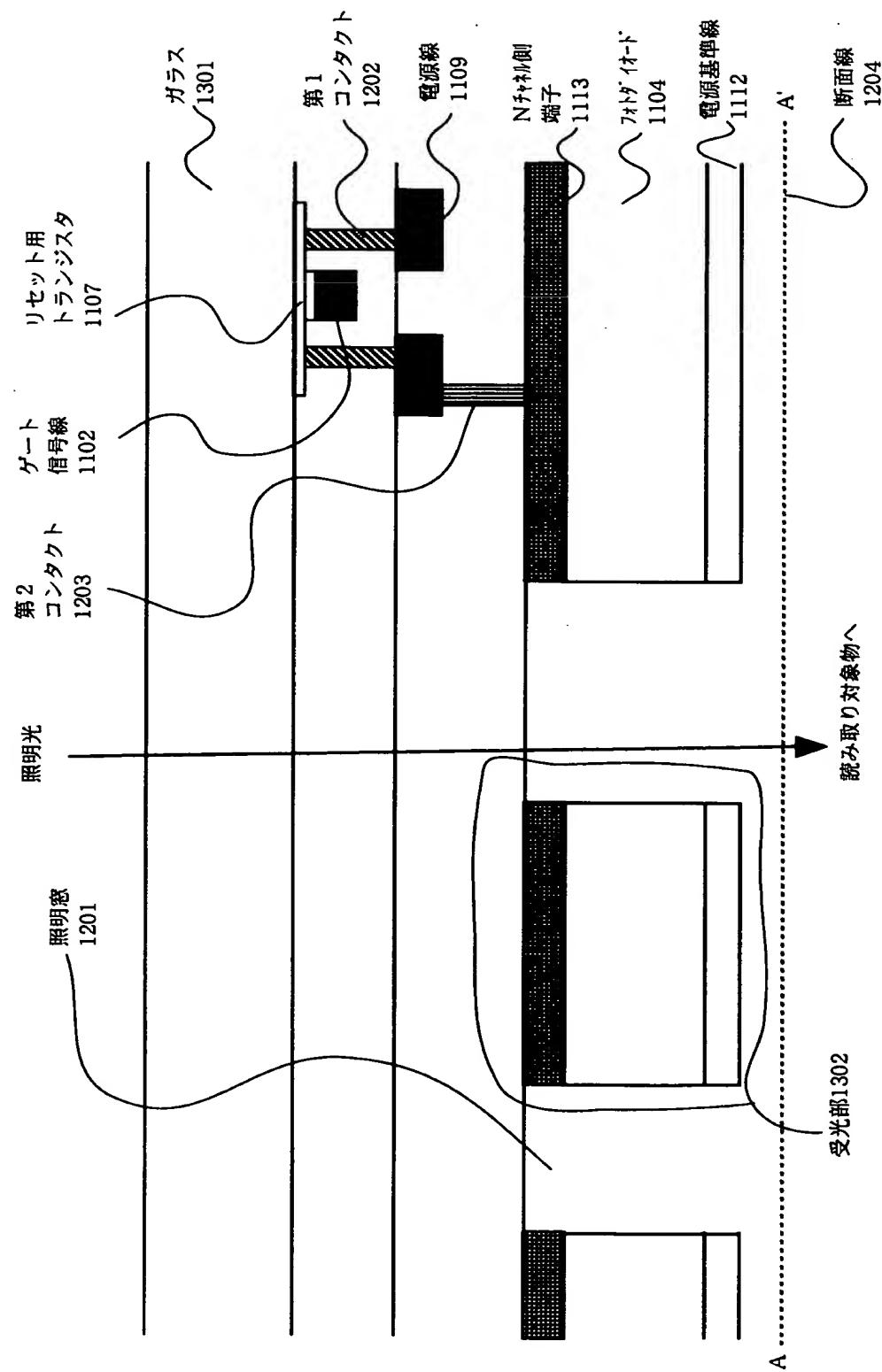
【図11】



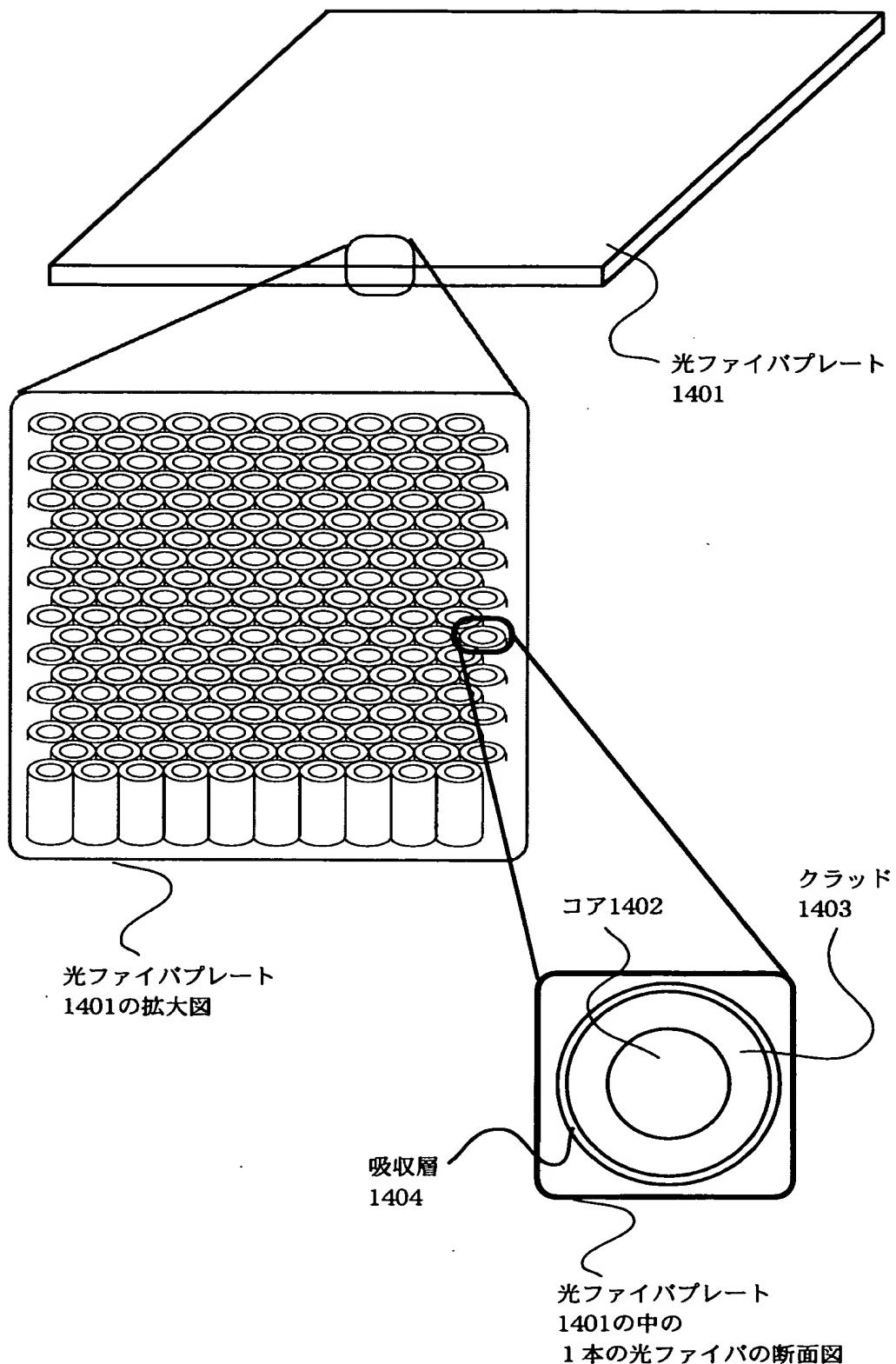
【図12】



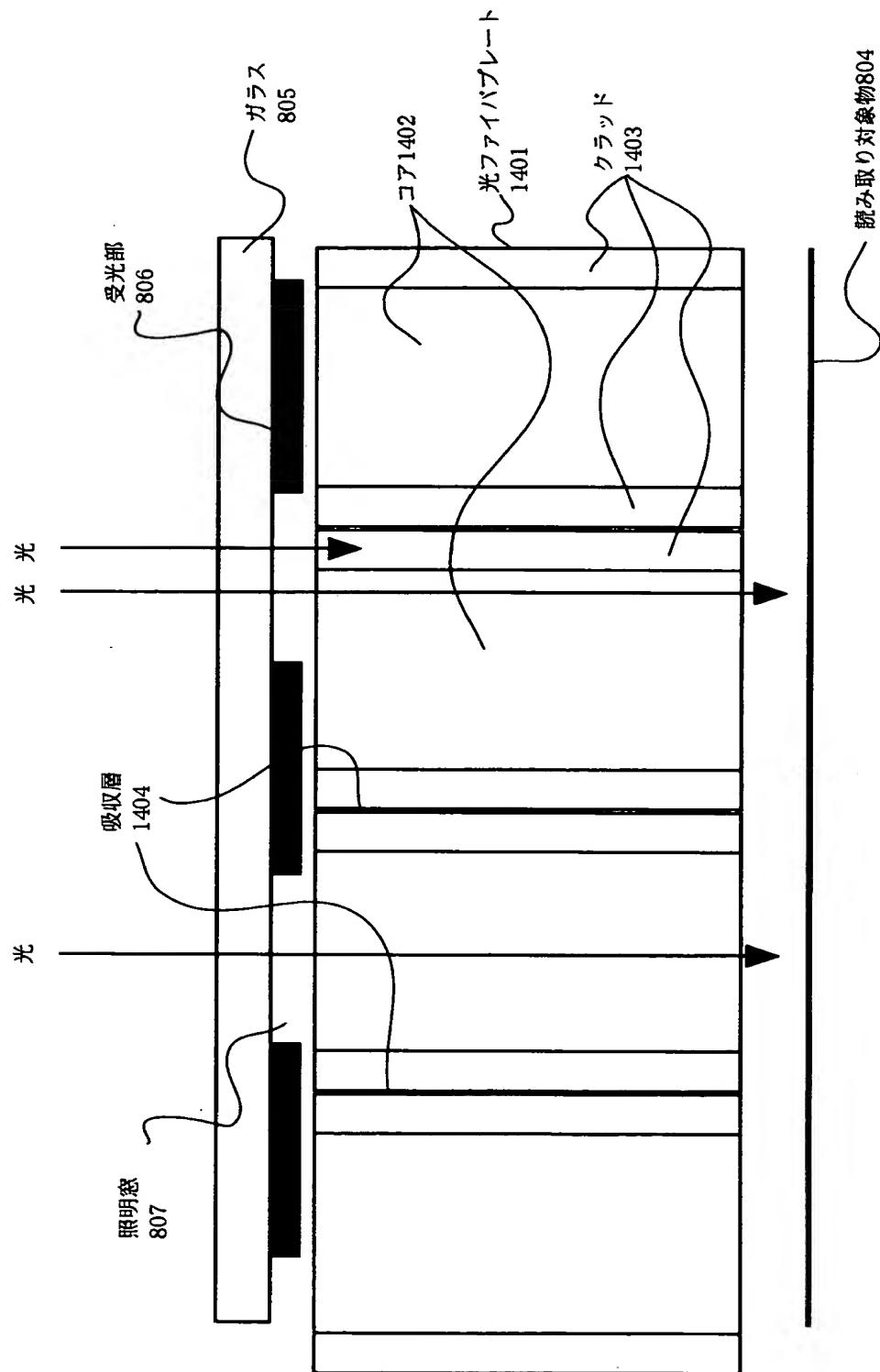
【図13】



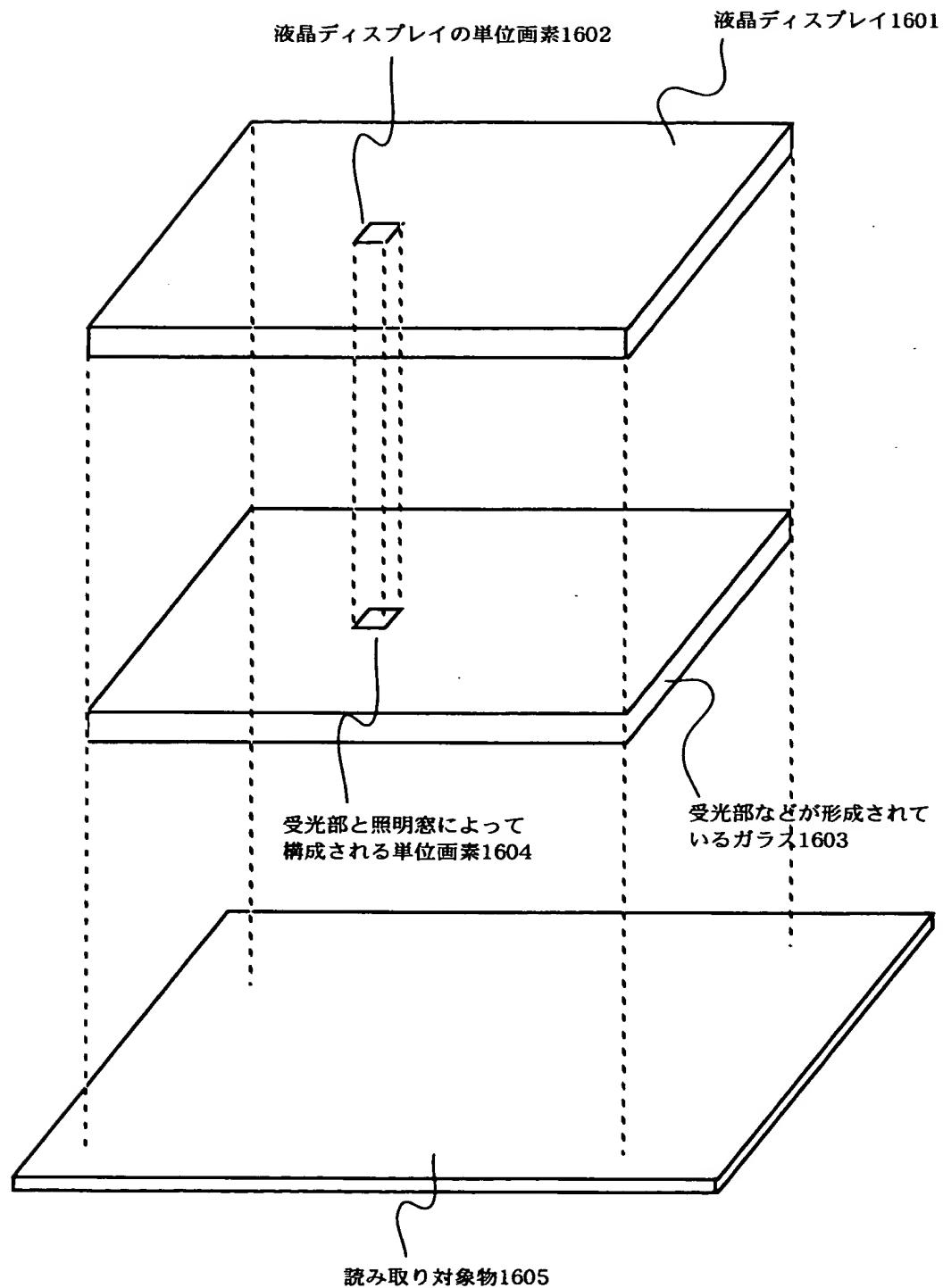
【図14】



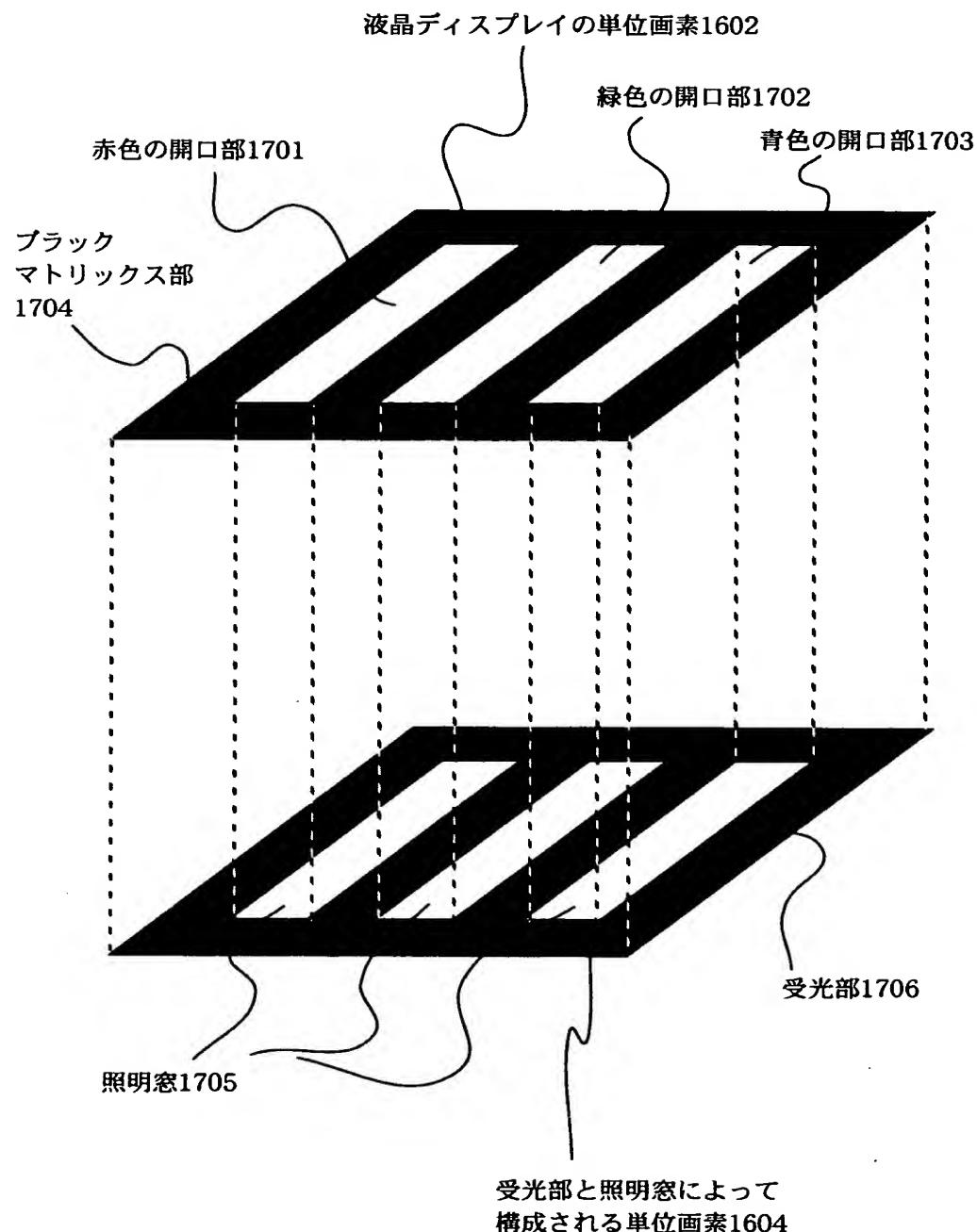
【図15】



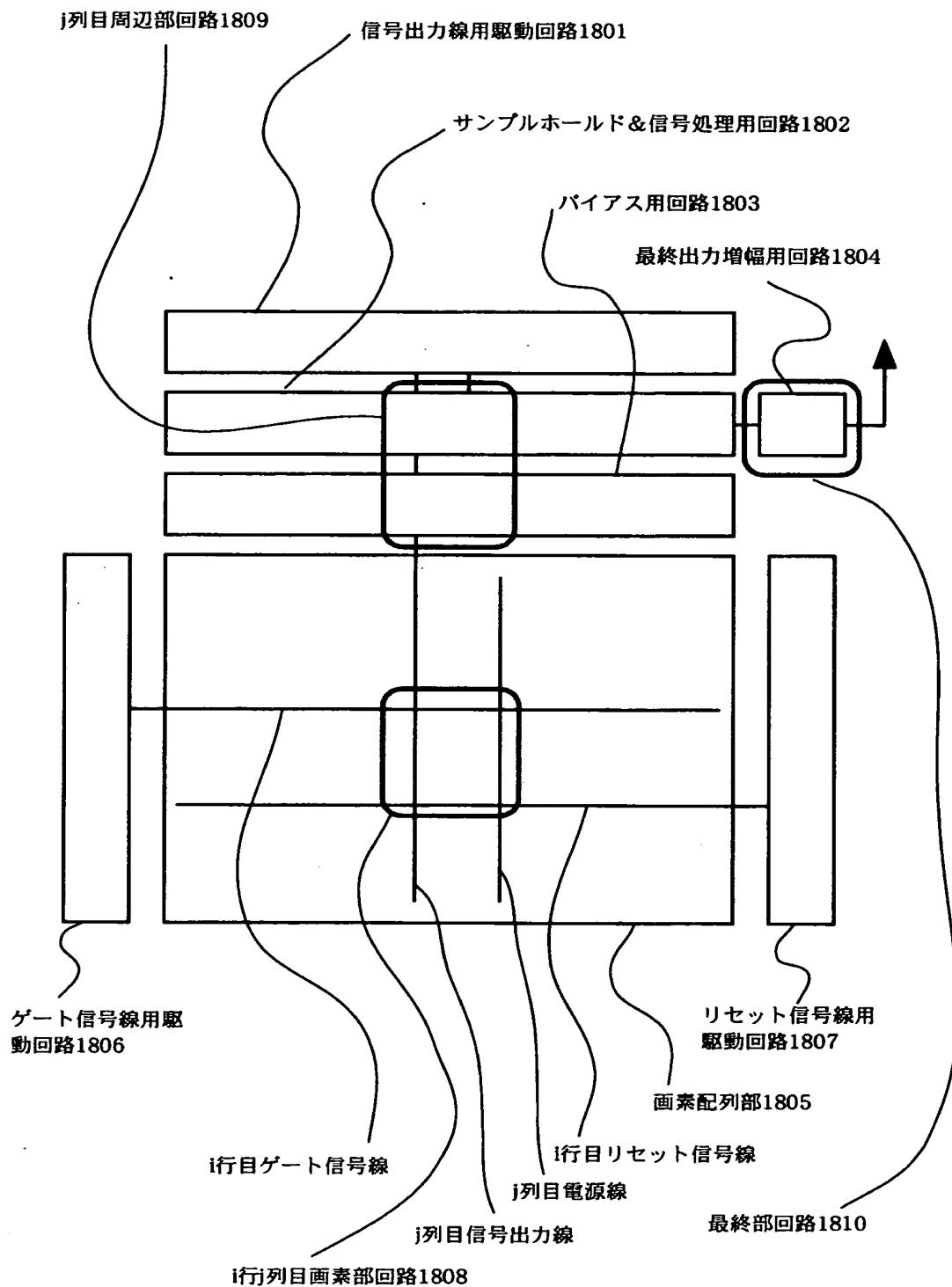
【図16】



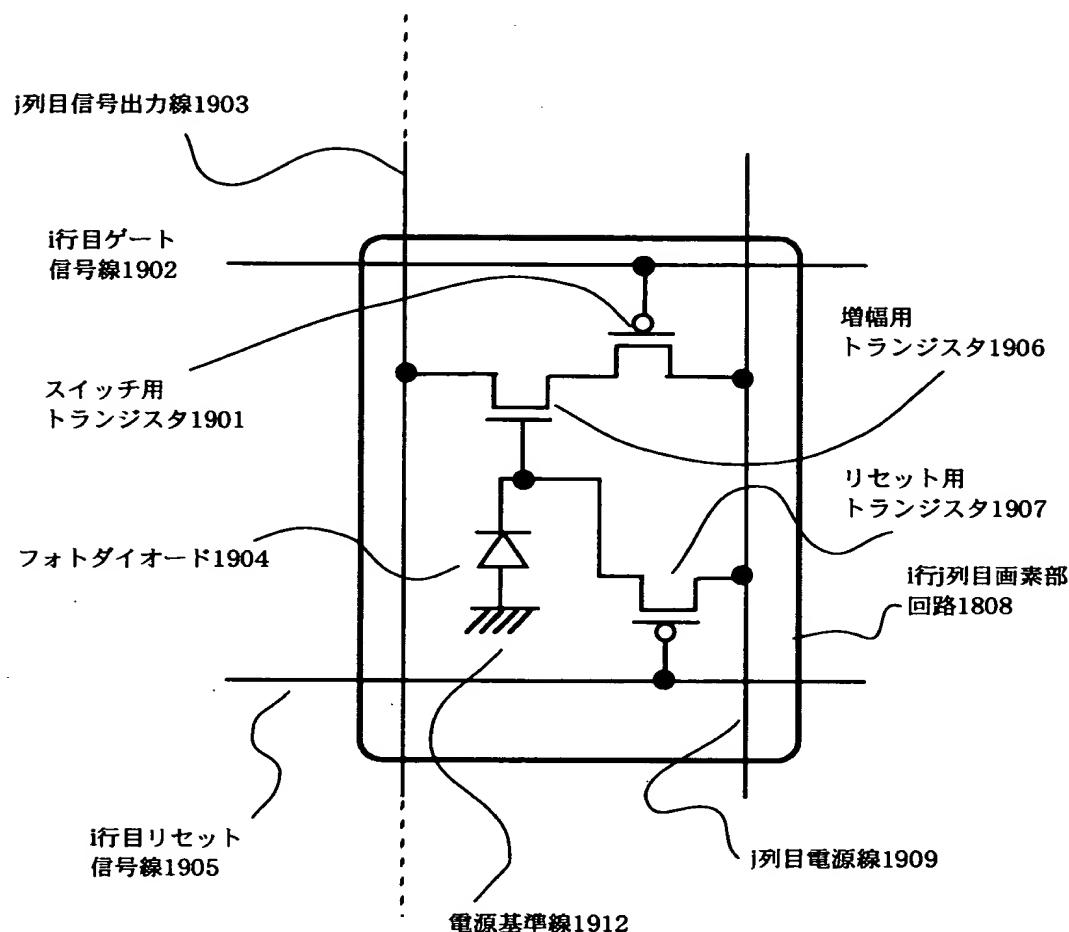
【図17】



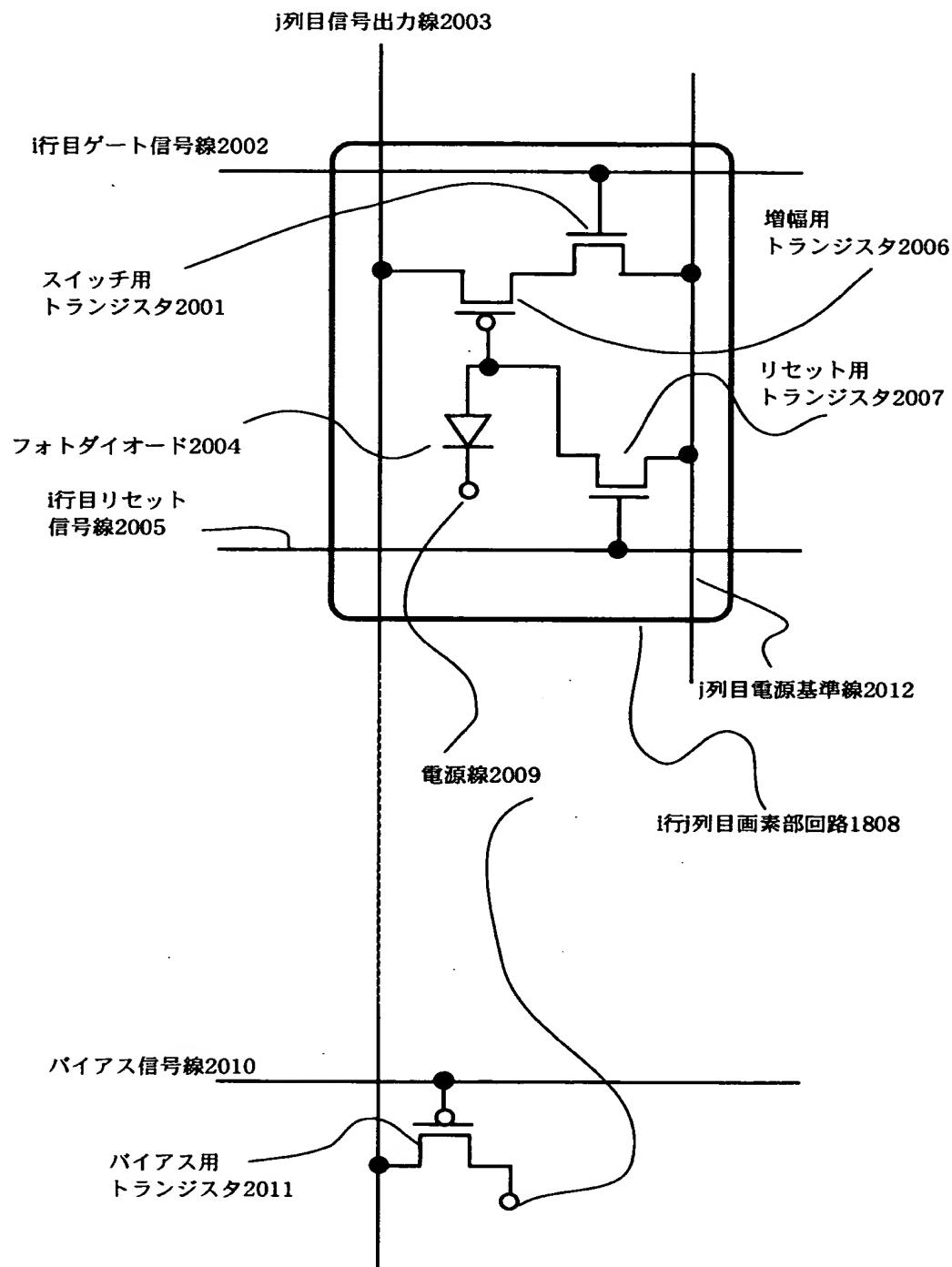
【図18】



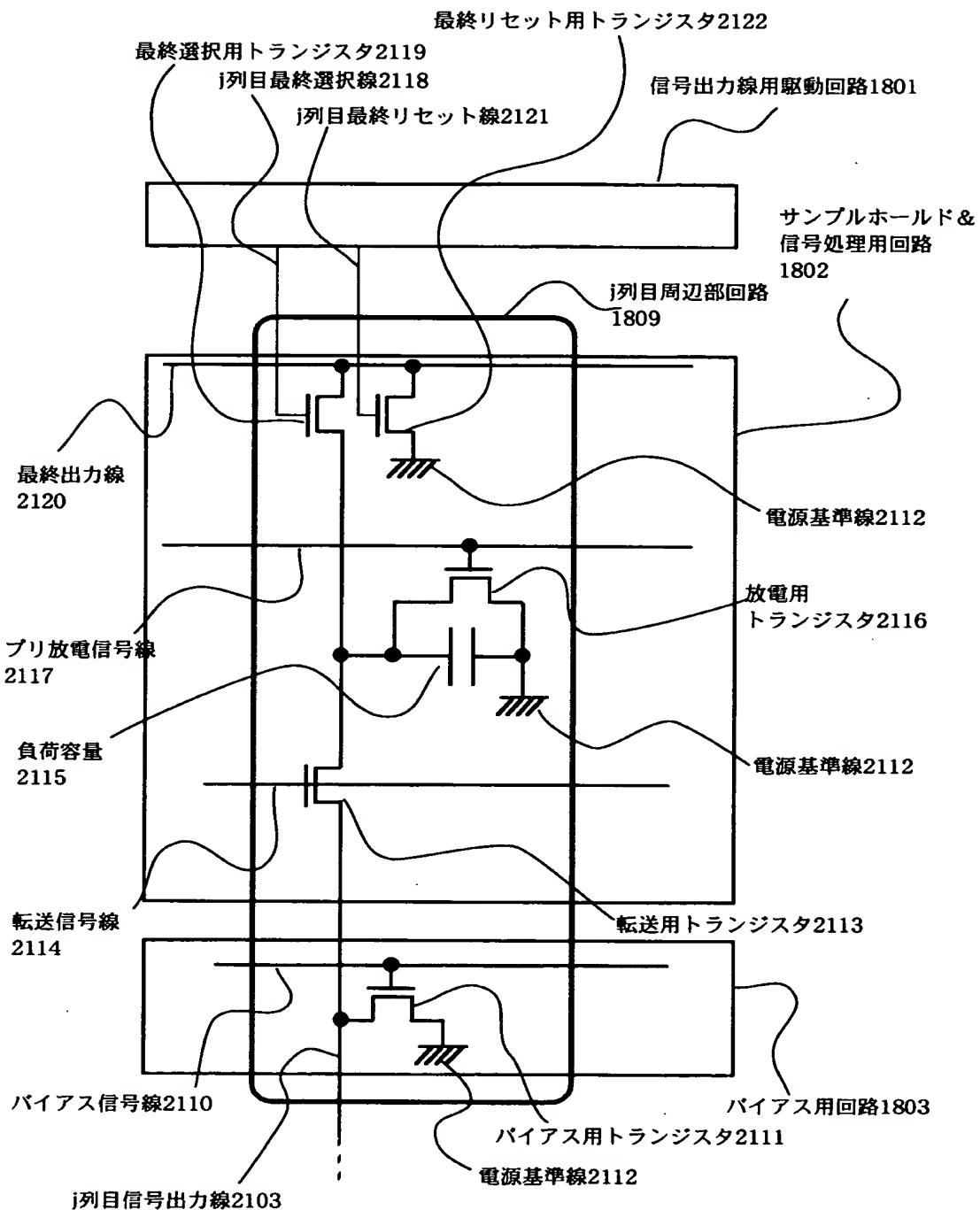
【図19】



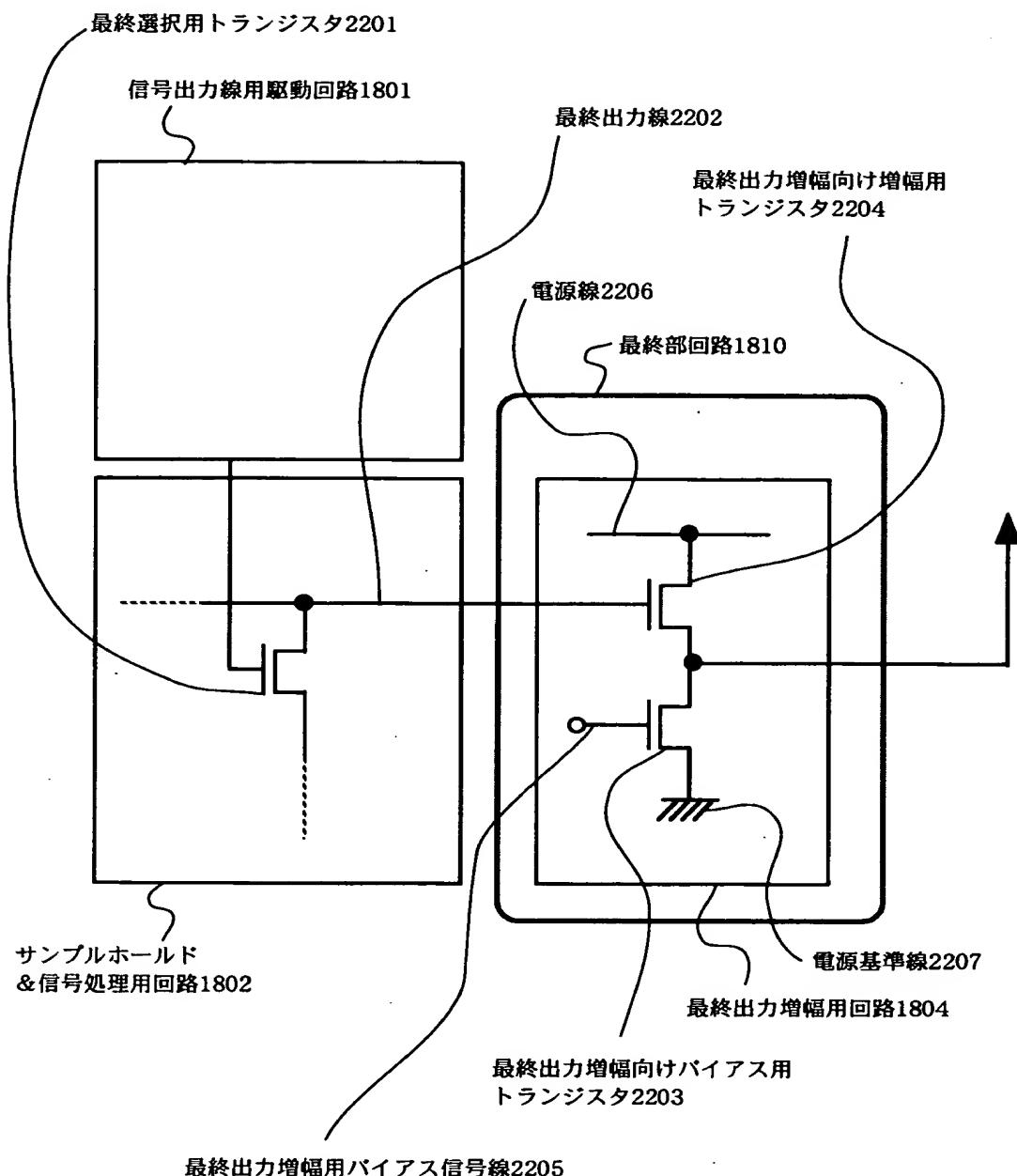
【図20】



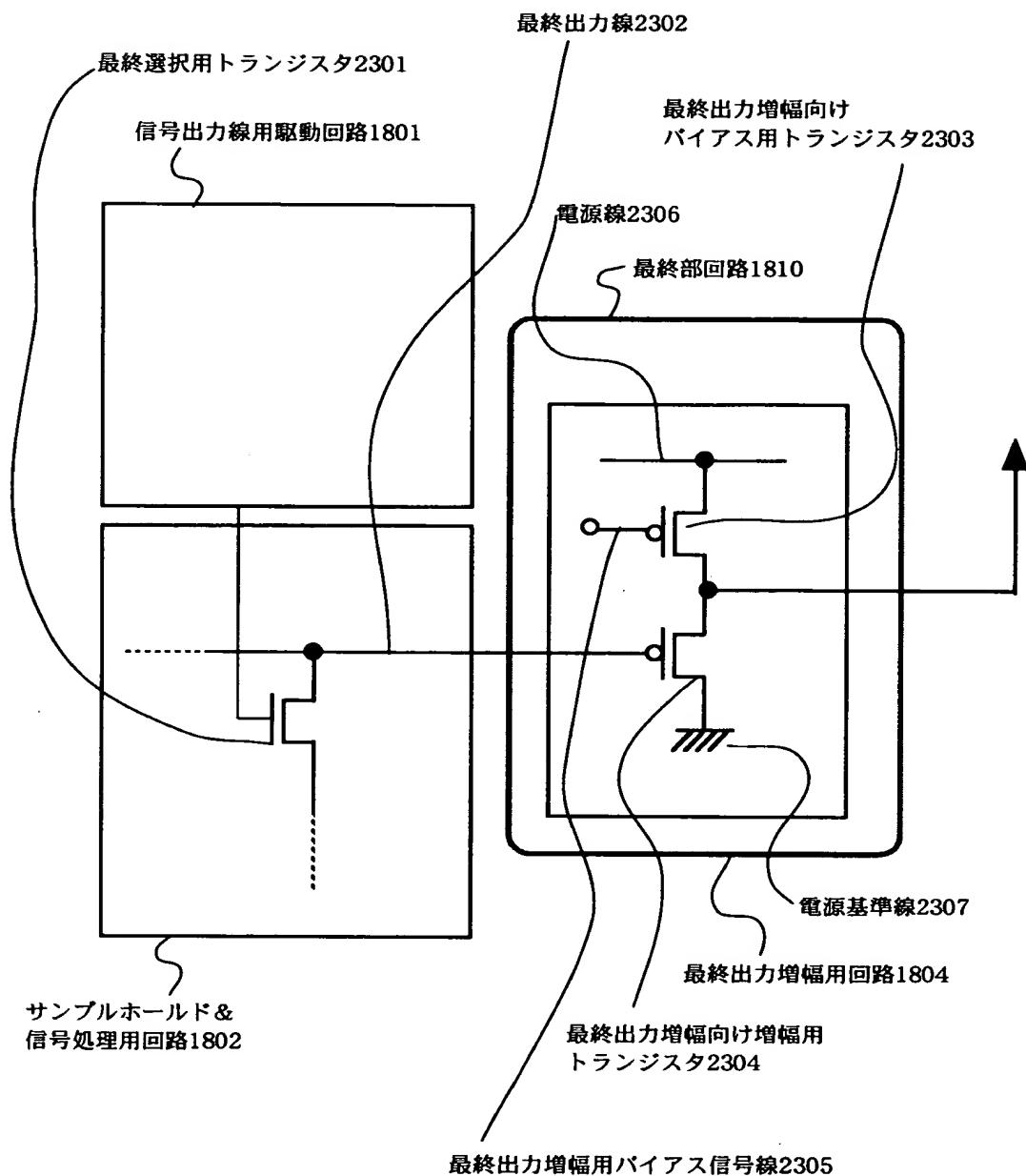
【図21】



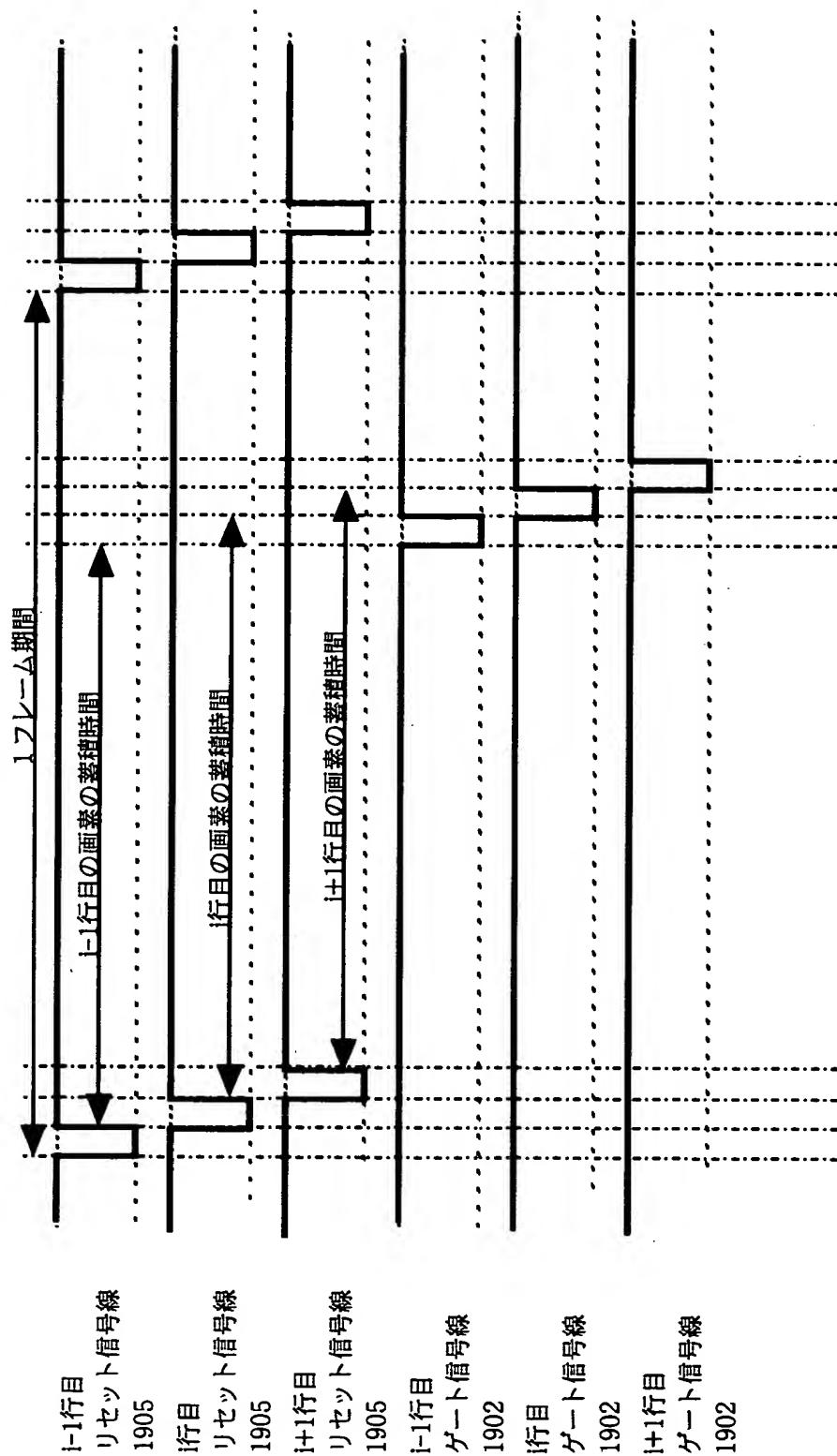
【図22】



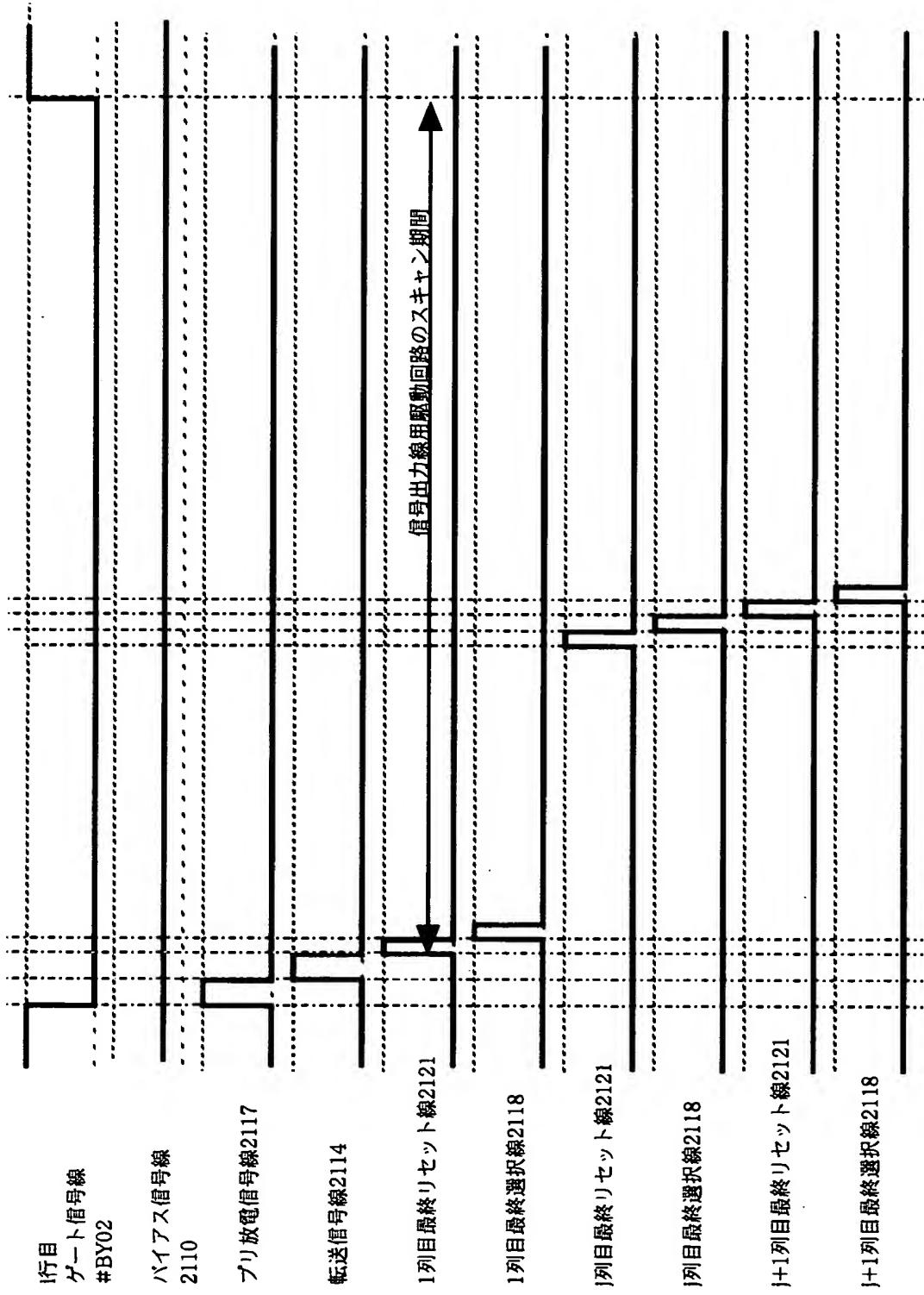
【図23】



【図24】

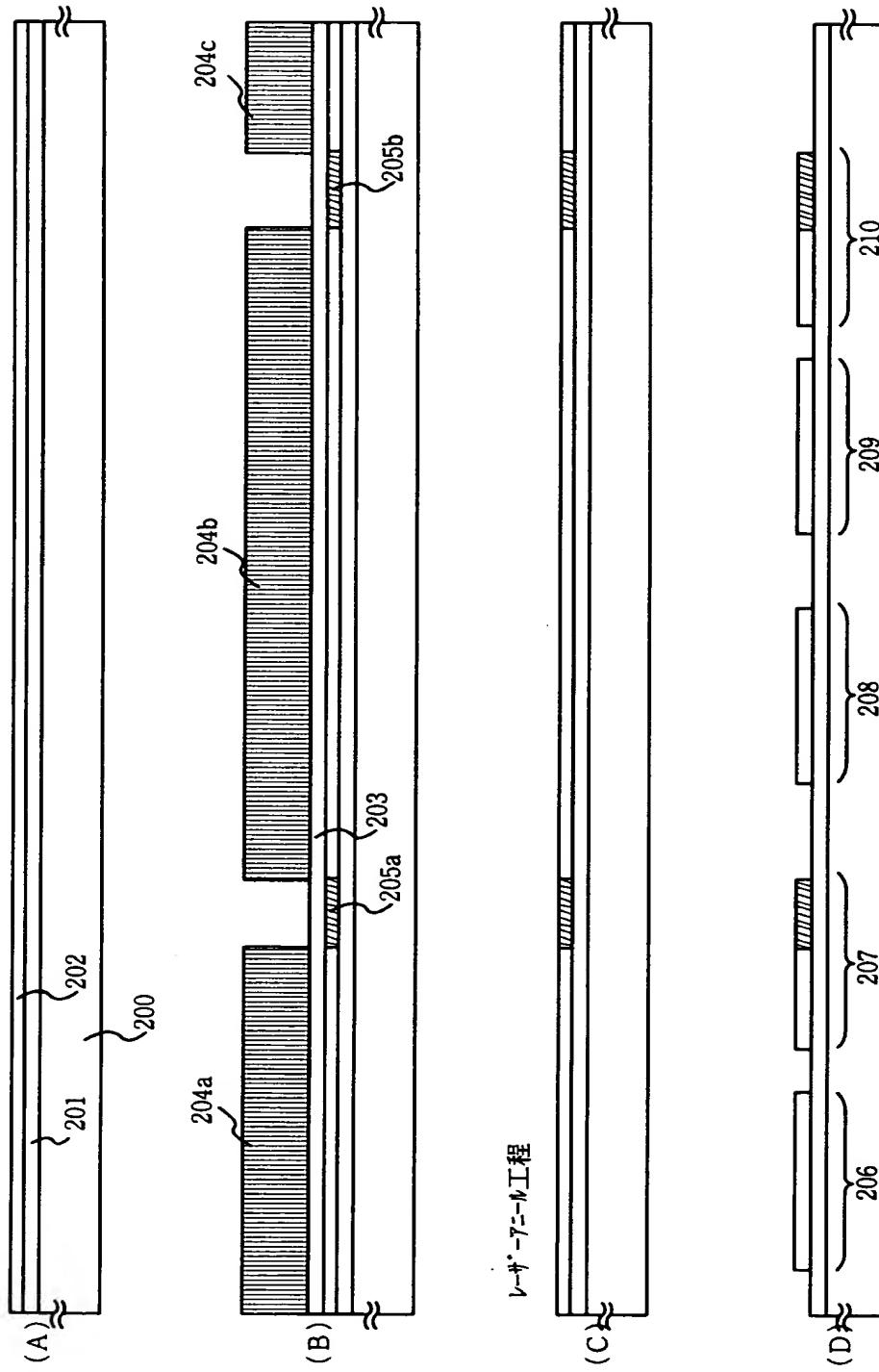


【図25】



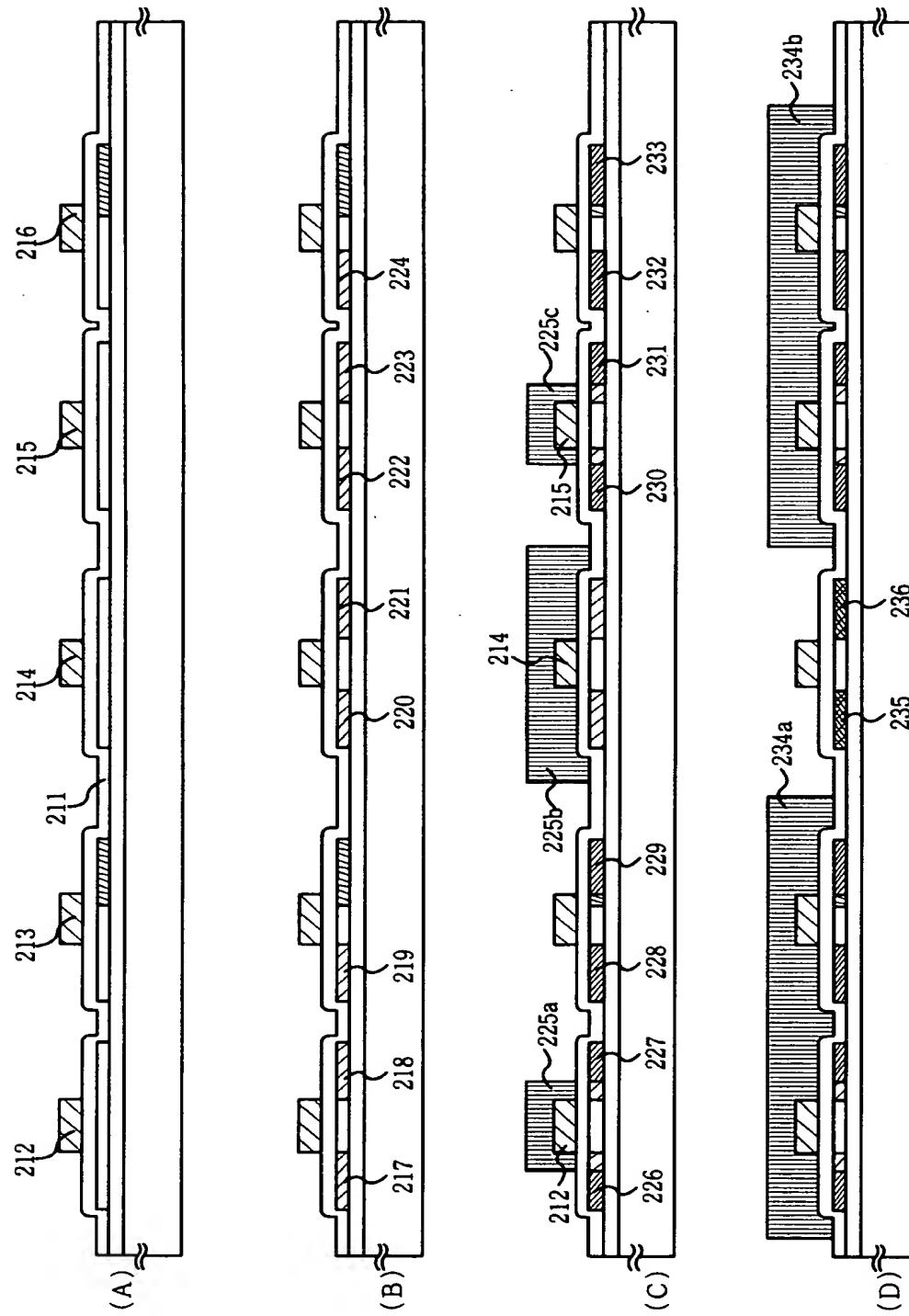
【図26】

結晶化工程



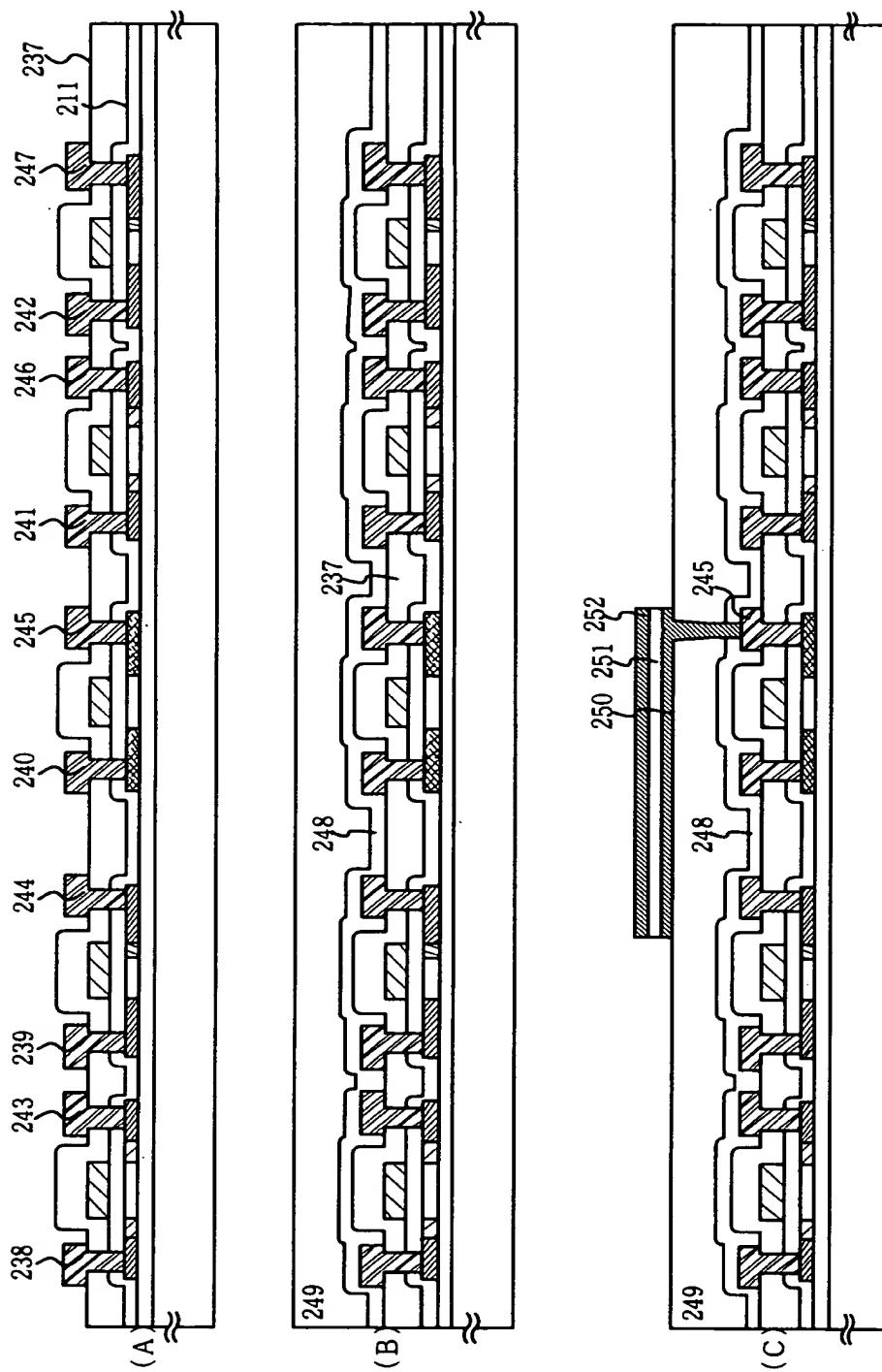
200:ガラス基板、201:下地膜、202:結晶質珪素膜、203:保護膜、204a～c:シリカ、205a、b:n型不純物領域(b)、206～210:活性層

【図27】



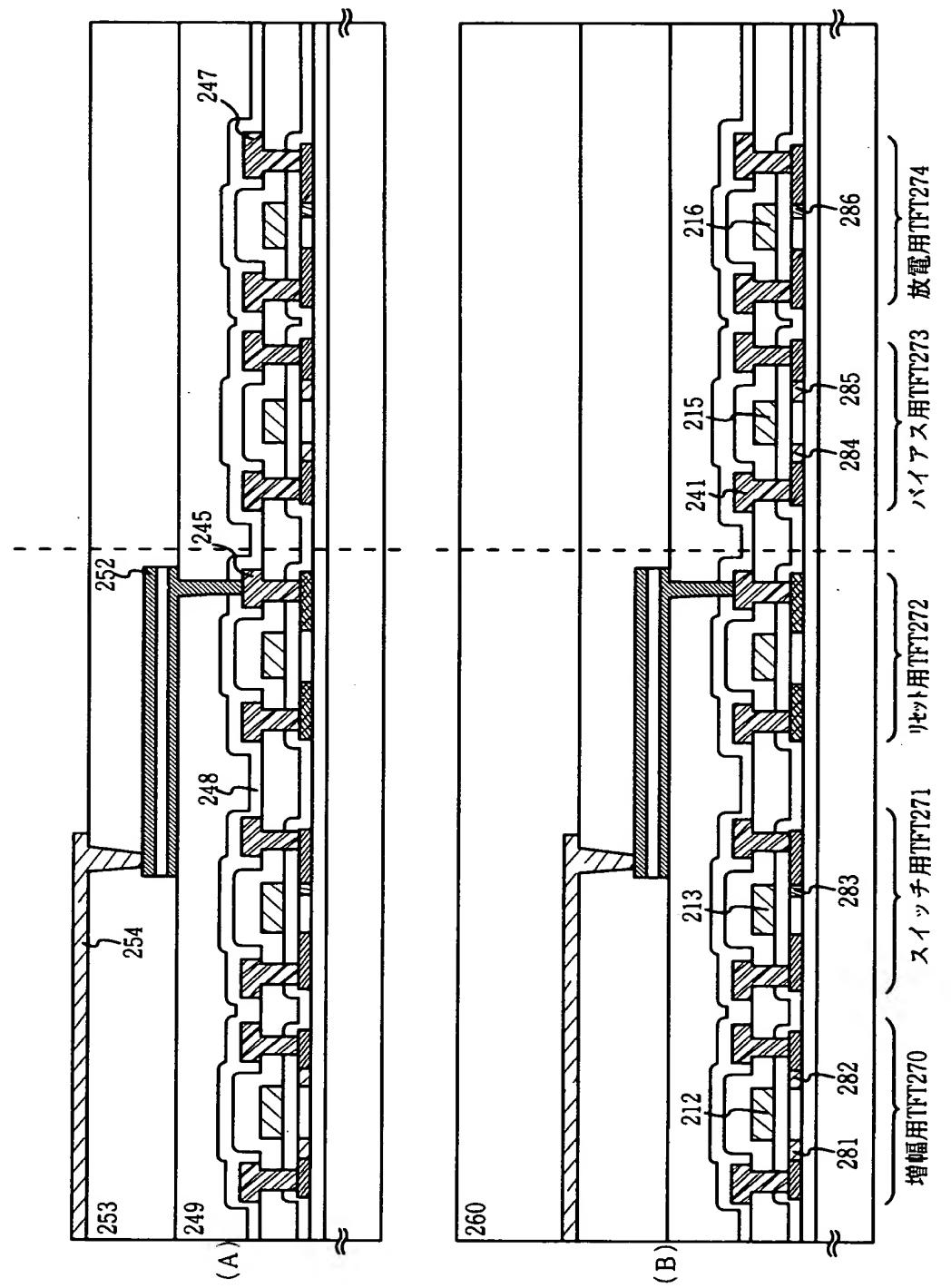
211:ゲート絶縁膜、212～216:ナ-電極、217～224:n型不純物領域(c)、225a～c:ビザンジア、226～233:n型不純物領域(a)
234a, b:ビザンジア、235、236:p型不純物領域
235、236

【図28】



237:第1層間絶縁膜、238～242:ソース配線、243～247:ドレイン配線、248:第1バッファーリン膜、249:第2層間絶縁膜、250:カート・電極
251:光電変換層、252:ソル・電極

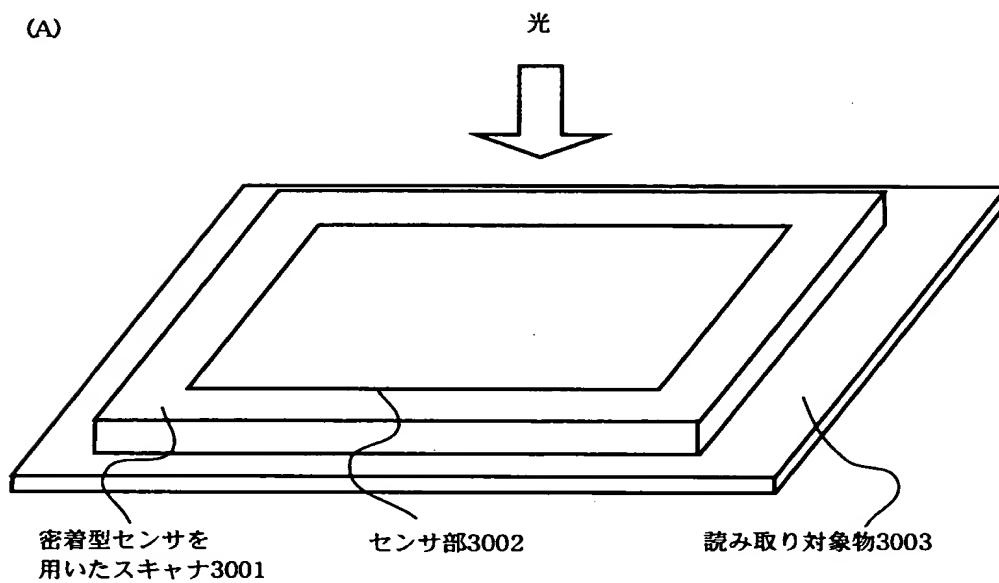
【図29】



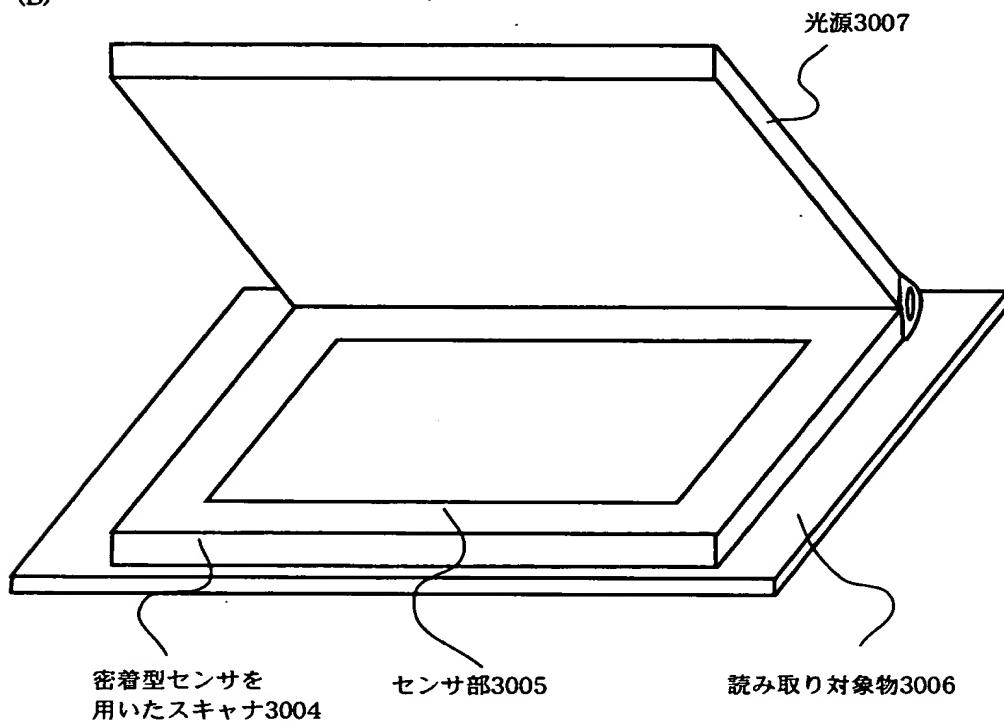
253.第3層間絶縁膜、254:セット用配線、260.第4層間絶縁膜

【図30】

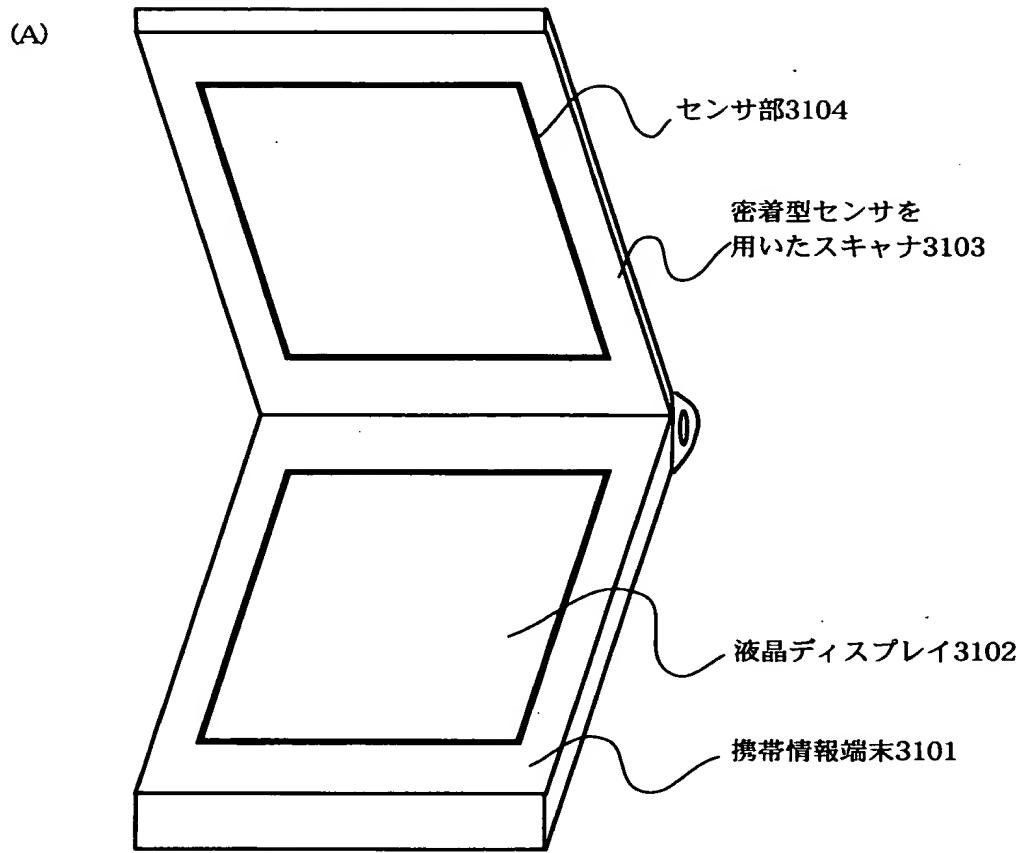
(A)



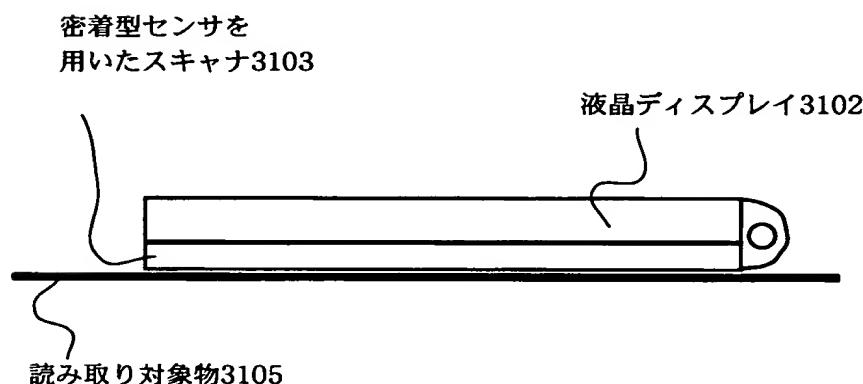
(B)



【図31】



(B)



【書類名】 要約書

【要約】

【課題】 光利用効率を高めた密着型センサを提供する。

【解決手段】 センサ回路部と照明窓部を有する密着型センサにおいて、照明窓を複数配置し、照明窓の位置と大きさを、光源として利用するLCDの開口部の位置と大きさに合わせることを特徴とする密着型センサ。

【選択図】 図1

出願人履歴情報

識別番号 [000153878]

1. 変更年月日 1990年 8月17日

[変更理由] 新規登録

住 所 神奈川県厚木市長谷398番地

氏 名 株式会社半導体エネルギー研究所